

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2013-125948
(P2013-125948A)

(43) 公開日 平成25年6月24日(2013.6.24)

(51) Int. Cl.

F I

テーマコード (参考)

HO 1 L 21/66 (2006.01)

HO 1 L 21/66 B 2 G 1 3 2

GO 1 R 31/302 (2006.01)

GO 1 R 31/28 L 4 M 1 O 6

審査請求 未請求 請求項の数 12 O L (全 14 頁)

(21) 出願番号	特願2011-275838 (P2011-275838)	(71) 出願人	302062931
(22) 出願日	平成23年12月16日 (2011.12.16)		ルネサスエレクトロニクス株式会社
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
		(74) 代理人	100102864
			弁理士 工藤 実
		(72) 発明者	中川 源洋
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
			ルネサスエレクトロニクス株式会社内
		(72) 発明者	野瀬 浩一
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
			ルネサスエレクトロニクス株式会社内
		F ターム (参考)	2G132 AE06 AF02 AF05 AF11 AL06
			4M106 AA01 BA01 DD10 DE30

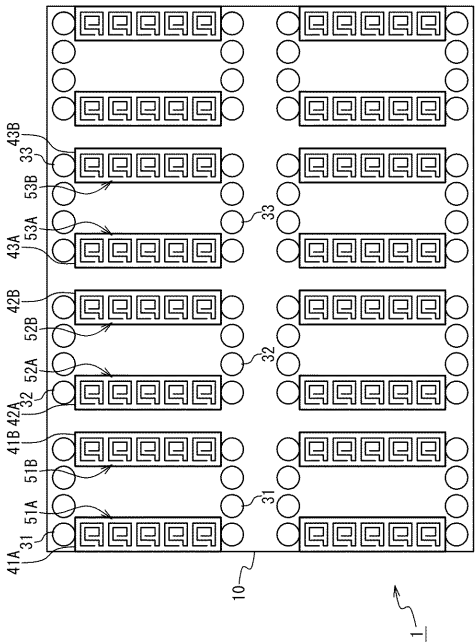
(54) 【発明の名称】 集積回路の検査装置

(57) 【要約】 (修正有)

【課題】装置の製造コスト及び製造時間を短縮できる集積回路の検査装置を提供する。

【解決手段】集積回路の検査装置は、プローブチップ41Aと、プローブチップ41Bと、プローブチップ41A及び41Bを支持する支持部10と、タイミング制御装置とを具備する。プローブチップ41Aは、被測定チップの被測定側非接触I／F群との間で第1テスト信号を非接触で伝送するプローブ側非接触I／F群51Aを備える。プローブチップ41Bは、被測定チップの被測定側非接触I／F群との間で第2テスト信号を非接触で伝送するプローブ側非接触I／F群51Bを備える。タイミング制御装置は、プローブ側非接触I／F群51A及びプローブ側非接触I／F群51Bの動作タイミングを制御する。

【選択図】 図1A



【特許請求の範囲】

【請求項 1】

第 1 被測定チップの被測定側第 1 非接触 I / F 群との間で第 1 テスト信号を非接触で伝送するプローブ側第 1 非接触 I / F 群を備える第 1 プローブチップと、

前記第 1 被測定チップの被測定側第 2 非接触 I / F 群との間で第 2 テスト信号を非接触で伝送するプローブ側第 2 非接触 I / F 群を備える第 2 プローブチップと、

前記第 1 プローブチップ及び前記第 2 プローブチップを支持する支持部と、

前記プローブ側第 1 非接触 I / F 群及び前記プローブ側第 2 非接触 I / F 群の動作タイミングを制御する第 1 タイミング制御装置と

を具備する

10

集積回路の検査装置。

【請求項 2】

前記プローブ側第 1 非接触 I / F 群及び前記プローブ側第 2 非接触 I / F 群の各々は、直線配列された複数の非接触 I / F を含む

請求項 1 の集積回路の検査装置。

【請求項 3】

前記第 1 タイミング制御装置は、前記第 1 プローブチップ又は前記第 2 プローブチップに搭載される

請求項 1 の集積回路の検査装置。

【請求項 4】

前記第 1 被測定チップに電気信号の供給が可能な直線配列された複数のプローブニードルを更に具備し、

前記複数のプローブニードルの配列方向は、前記プローブ側第 1 非接触 I / F 群の非接触 I / F の配列方向及び前記プローブ側第 2 非接触 I / F 群の非接触 I / F の配列方向と直交する

請求項 2 の集積回路の検査装置。

20

【請求項 5】

第 3 プローブチップと、

第 2 タイミング制御装置と

を更に具備し、

30

前記第 2 プローブチップは、第 2 被測定チップの被測定側第 3 非接触 I / F 群との間で第 3 テスト信号を非接触で伝送するプローブ側第 3 非接触 I / F 群を備え、

前記第 3 プローブチップは、前記第 2 被測定チップの被測定側第 4 非接触 I / F 群との間で第 4 テスト信号を非接触で伝送するプローブ側第 4 非接触 I / F 群を備え、

前記支持部は、前記第 3 プローブチップを支持し、

前記第 2 タイミング制御装置は、前記プローブ側第 3 非接触 I / F 群及び前記プローブ側第 4 非接触 I / F 群の動作タイミングを制御する

請求項 1 の集積回路の検査装置。

【請求項 6】

前記第 1 タイミング制御装置は、前記第 1 プローブチップ又は前記第 2 プローブチップに搭載され、

40

前記第 2 タイミング制御装置は、前記第 2 プローブチップ又は前記第 3 プローブチップに搭載される

請求項 5 の集積回路の検査装置。

【請求項 7】

前記プローブ側第 2 非接触 I / F 群と前記プローブ側第 3 非接触 I / F 群との距離は、前記第 1 被測定チップ及び前記第 2 被測定チップを備えるウエハのスクライブラインの幅より大きい

請求項 5 の集積回路の検査装置。

【請求項 8】

50

前記プローブ側第1非接触I/F群の非接触I/Fの数は、前記被測定側第1非接触I/F群の非接触I/Fの数と前記被測定側第2非接触I/F群の非接触I/Fの数との和の半分以上であり、

前記プローブ側第2非接触I/F群の非接触I/Fの数は、前記和の半分以上である請求項1乃至7のいずれかに記載の集積回路の検査装置。

【請求項9】

検査装置を用いてウエハに形成された複数のチップを検査すること、
前記ウエハをダイシングして前記複数のチップにそれぞれ対応する複数のダイを形成すること、

前記複数のチップを検査した結果に基づいて前記複数のダイを選別すること
を具備し、

前記複数のチップの一つとしての第1被測定チップは、
被測定側第1非接触I/F群と、
被測定側第2非接触I/F群と、
第1集積回路と

を備え、

前記検査装置は、

プローブ側第1非接触I/F群を備える第1プローブチップと、

プローブ側第2非接触I/F群を備える第2プローブチップと、

前記第1プローブチップ及び前記第2プローブチップを支持する支持部と、

前記プローブ側第1非接触I/F群及び前記プローブ側第2非接触I/F群の動作タイミングを制御する第1タイミング制御装置と

を備え、

前記複数のチップを検査することは、

前記プローブ側第1非接触I/F群が前記被測定側第1非接触I/F群との間で第1テスト信号を非接触で伝送すること、

前記プローブ側第2非接触I/F群が前記被測定側第2非接触I/F群との間で第2テスト信号を非接触で伝送すること、

前記第1テスト信号及び前記第2テスト信号に基づいて、前記第1集積回路を判定すること

を含む

集積回路装置の製造方法。

【請求項10】

複数のプローブニードルとそれぞれ接触して電気信号の供給を受ける直線配列された複数のプローブパッドと、

直線配列された複数の第1非接触I/Fを有する第1非接触I/F群と、

直線配列された複数の第2非接触I/Fを有する第2非接触I/F群と

を具備し、

前記複数のプローブパッドの配列方向は、前記複数の第1非接触I/Fの配列方向及び前記複数の第2非接触I/Fの配列方向と直交する

集積回路装置。

【請求項11】

前記第1非接触I/F群との間で第1テスト信号を非接触で伝送するプローブ側第1非接触I/F群を備える第1プローブチップと、

前記第2非接触I/F群との間で第2テスト信号を非接触で伝送するプローブ側第2非接触I/F群を備える第2プローブチップと、

前記第1プローブチップ及び前記第2プローブチップを支持する支持部と、

前記プローブ側第1非接触I/F群及び前記プローブ側第2非接触I/F群の動作タイミングを制御する第1タイミング制御装置と、

前記複数のプローブニードルと

10

20

30

40

50

を具備する検査装置で検査された
請求項 10 の集積回路装置。

【請求項 12】

請求項 9 の集積回路の製造方法によって製造された集積回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路の検査装置、集積回路、及び集積回路装置の製造方法に関する。

【背景技術】

【0002】

10

特許文献 1 は、ウエハ検査に用いられる電子回路の検査装置を開示している。検査装置は、電子回路と、独立走査ヘッドとを備える。電子回路は、複数の無線 I/O セルと、無線 I/O セルの各々を介して信号を送受信する手段を備える。無線 I/O セルは検査されるべき電子回路上の各コンタクトポイントに設けられる。独立走査ヘッドは、電子回路とデータを交換して電子回路の動作が適切か確かめるように、電子回路上の無線 I/O セルと互換性のある複数の無線 I/O セルを備える。独立走査ヘッド上の無線 I/O セルの数は検査中の電子回路上の無線 I/O セルの数と一対一で対応する。走査ヘッドは、電子回路を作動させる電源を入力するための接触プローブを備える。

【0003】

電源以外のテスト信号を無線で伝送する方式は、接触プローブを用いて伝送する方式に比べて、伝送される信号数、パッドピッチ、信号帯域、及び、検査装置の寿命の点で優位性がある。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】 米国特許第 7 1 0 9 7 3 0 号明細書

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の目的は、集積回路の検査装置の製造コストを抑制し、集積回路の検査装置の製造時間を短縮することである。本発明の他の目的は、集積回路装置の製造コストを抑制することである。

30

【課題を解決するための手段】

【0006】

以下に、（発明を実施するための形態）で使用される番号を用いて、課題を解決するための手段を説明する。これらの番号は、（特許請求の範囲）の記載と（発明を実施するための形態）との対応関係を明らかにするために付加されたものである。ただし、それらの番号を、（特許請求の範囲）に記載されている発明の技術的範囲の解釈に用いてはならない。

【0007】

40

本発明の一の観点による集積回路の検査装置は、第 1 被測定チップ（121）の被測定側第 1 非接触 I/F 群（151A）との間で第 1 テスト信号を非接触で伝送するプローブ側第 1 非接触 I/F 群（51A）を備える第 1 プローブチップ（41A、401）と、前記第 1 被測定チップの被測定側第 2 非接触 I/F 群（151B）との間で第 2 テスト信号を非接触で伝送するプローブ側第 2 非接触 I/F 群（51B）を備える第 2 プローブチップ（41B、412）と、前記第 1 プローブチップ及び前記第 2 プローブチップを支持する支持部（10）と、前記プローブ側第 1 非接触 I/F 群及び前記プローブ側第 2 非接触 I/F 群の動作タイミングを制御する第 1 タイミング制御装置（61）とを具備する。

【0008】

本発明の他の観点による集積回路装置の製造方法は、検査装置を用いてウエハ（100

50

）に形成された複数のチップ（１２１、１２２、１２３）を検査すること、前記ウエハをダイシングして前記複数のチップにそれぞれ対応する複数のダイを形成すること、前記複数のチップを検査した結果に基づいて前記複数のダイを選別することを具備する。前記複数のチップの一つとしての第１被測定チップ（１２１）は、被測定側第１非接触Ｉ／Ｆ群（１５１Ａ）と、被測定側第２非接触Ｉ／Ｆ群（１５１Ｂ）と、第１集積回路とを備え、前記検査装置は、プローブ側第１非接触Ｉ／Ｆ群（５１Ａ）を備える第１プローブチップ（４１Ａ、４０１）と、プローブ側第２非接触Ｉ／Ｆ群（５１Ｂ）を備える第２プローブチップ（４１Ｂ、４１２）と、前記第１プローブチップ及び前記第２プローブチップを支持する支持部（１０）と、前記プローブ側第１非接触Ｉ／Ｆ群及び前記プローブ側第２非接触Ｉ／Ｆ群の動作タイミングを制御する第１タイミング制御装置（６１）とを備える。前記複数のチップを検査することは、前記プローブ側第１非接触Ｉ／Ｆ群が前記被測定側第１非接触Ｉ／Ｆ群との間で第１テスト信号を非接触で伝送すること、前記プローブ側第２非接触Ｉ／Ｆ群が前記被測定側第２非接触Ｉ／Ｆ群との間で第２テスト信号を非接触で伝送すること、前記第１テスト信号及び前記第２テスト信号に基づいて、前記第１集積回路を判定することを含む。

10

【０００９】

本発明の他の観点による集積回路装置は、複数のプローブニードル（３１～３３）とそれぞれ接触して電気信号の供給を受ける直線配列された複数のプローブパッド（１３１～１３３）と、直線配列された複数の第１非接触Ｉ／Ｆを有する第１非接触Ｉ／Ｆ群（１５１Ａ～１５３Ａ）と、直線配列された複数の第２非接触Ｉ／Ｆを有する第２非接触Ｉ／Ｆ群（１５１Ｂ～１５３Ｂ）とを具備する。前記複数のプローブパッドの配列方向は、前記複数の第１非接触Ｉ／Ｆの配列方向及び前記複数の第２非接触Ｉ／Ｆの配列方向と直交する。

20

【発明の効果】

【００１０】

本発明による検査装置によれば、一つの被測定チップとの間で検査のためのテスト信号を非接触で伝送するＩ／Ｆが複数のプローブチップに分けて設けられる。したがって、プローブチップの支持部への搭載位置を変更することで、同じプローブチップを用いてＩ／Ｆの配置位置が異なる被測定チップを検査することが可能である。一つの被測定チップとの間で検査のためのテスト信号を非接触で伝送するＩ／Ｆを一つのプローブチップに設けた場合、Ｉ／Ｆの配置位置が異なる被測定チップを検査するために多くの種類のプローブチップを準備する必要がある。本発明によれば多くの種類のプローブチップを準備する必要がないため、集積回路の検査装置の製造コストが抑制される。プローブチップを予め製造しておくことで、検査装置の製造時間を短縮できる。更に、上記検査装置を用いて集積回路装置を製造すれば、集積回路装置の製造コストを抑制できる。

30

【図面の簡単な説明】

【００１１】

【図１Ａ】図１Ａは、本発明の第１の実施形態に係る検査装置のプローブカードの平面図である。

【図１Ｂ】図１Ｂは、第１の実施形態に係るプローブカードの側面図である。

40

【図２】図２は、検査対象のウエハの平面図である。

【図３】図３は、第１の実施形態に係る検査装置のタイミング制御系のブロック図である。

【図４】図４は、第１の実施形態に係るプローブカードとウエハとの検査時の配置を示す平面図である。

【図５】図５は、第１の実施形態に係るプローブカードとウエハとの検査時の配置を示す断面図である。

【図６】図６は、第１の実施形態に係るプローブカードとウエハとの検査時の配置を示す他の平面図である。

【図７】図７は、本発明の第２の実施形態に係る検査装置のプローブカードの平面図であ

50

る。

【図 8】図 8 は、第 2 の実施形態に係る検査装置のタイミング制御系のブロック図である。

【図 9】図 9 は、第 2 の実施形態に係るプローブカードとウエハとの検査時の配置を示す平面図である。

【図 10】図 10 は、第 2 の実施形態に係るプローブカードとウエハとの検査時の配置を示す他の平面図である。

【発明を実施するための形態】

【0012】

添付図面を参照して、本発明による集積回路の検査装置及び集積回路装置の製造方法を実施するための形態を以下に説明する。

【0013】

(第 1 の実施形態)

図 1 A を参照して、本発明の第 1 の実施形態に係る検査装置のプローブカード 1 は、プローブカード基板 10 と、プローブニードル 31 ～ 33 と、プローブチップ 41 A、41 B、42 A、42 B、43 A 及び 43 B とを備える。プローブカード基板 10 は、プローブニードル 31 ～ 33 とプローブチップ 41 A、41 B、42 A、42 B、43 A 及び 43 B とを支持する支持部として機能する。プローブチップ 41 A、41 B、42 A、42 B、43 A 及び 43 B は、それぞれ、非接触インタフェース (I/F) 群 51 A、51 B、52 A、52 B、53 A 及び 53 B を備える。非接触 I/F 群 51 A、51 B、52 A、52 B、53 A 及び 53 B の各々は、直線配列された複数の非接触 I/F を含む。非接触 I/F 群 51 A、51 B、52 A、52 B、53 A 及び 53 B における非接触 I/F の配列方向は互いに平行である。複数のプローブニードル 31、複数のプローブニードル 32、及び複数のプローブニードル 33 は、それぞれ、直線配列される。複数のプローブニードル 31 の配列方法は、非接触 I/F 群 51 A における配列方向及び非接触 I/F 群 51 B における配列方向と直交する。複数のプローブニードル 32 の配列方法は、非接触 I/F 群 52 A における配列方向及び非接触 I/F 群 52 B における配列方向と直交する。複数のプローブニードル 33 の配列方法は、非接触 I/F 群 53 A における配列方向及び非接触 I/F 群 53 B における配列方向と直交する。

【0014】

図 1 B を参照して、プローブチップ 41 A、41 B、42 A、42 B、43 A 及び 43 B は、プローブチップ固定材 11 によりプローブカード基板 10 に固定される。

【0015】

図 2 を参照して、検査対象のウエハ 100 には、複数の集積回路形成領域としての複数のチップが形成されている。チップは被測定チップと呼ばれる。複数の被測定チップは格子状に配置されている。被測定チップの間にはスクライブライン 110 が形成されている。互いに直交する X 軸、Y 軸、Z 軸が示されている。複数の被測定チップは、X 軸に沿って配列された被測定チップ 121 ～ 123 を含む。被測定チップ 121 と被測定チップ 122 とは隣り合っており、被測定チップ 122 と被測定チップ 123 とは隣り合っている。被測定チップ 121 は、X 軸に平行な辺に沿って直線配列された複数のパッド 131 と、Y 軸に平行な辺に沿って配置された非接触 I/F 群 151 A 及び 151 B とを備える。非接触 I/F 群 151 A 及び 151 B の各々は、Y 軸に平行に直線配列された複数の非接触 I/F を含む。非接触 I/F 群 151 B は、被測定チップ 122 に近い方の辺に沿って配置される。被測定チップ 122 は、X 軸に平行な辺に沿って直線配列された複数のパッド 132 と、Y 軸に平行な辺に沿って配置された非接触 I/F 群 152 A 及び 152 B とを備える。非接触 I/F 群 152 A 及び 152 B の各々は、Y 軸に平行に直線配列された複数の非接触 I/F を含む。非接触 I/F 群 152 A は、被測定チップ 121 に近い方の辺に沿って配置される。非接触 I/F 群 152 B は、被測定チップ 123 に近い方の辺に沿って配置される。被測定チップ 123 は、X 軸に平行な辺に沿って直線配列された複数のパッド 133 と、Y 軸に平行な辺に沿って配置された非接触 I/F 群 153 A 及び 15

3 Bとを備える。非接触 I / F 群 1 5 3 A 及び 1 5 3 B の各々は、Y 軸に平行に直線配列された複数の非接触 I / F を含む。非接触 I / F 群 1 5 3 A は、被測定チップ 1 2 2 に近い方の辺に沿って配置される。

【0016】

図 3 を参照して、検査装置は、タイミング制御装置 6 1 ~ 6 3 を備える。タイミング制御装置 6 1 は、共通のクロック源を用いて非接触 I / F 群 5 1 A と非接触 I / F 群 5 1 B の動作タイミングを制御する。タイミング制御装置 6 2 は、共通のクロック源を用いて非接触 I / F 群 5 2 A と非接触 I / F 群 5 2 B の動作タイミングを制御する。タイミング制御装置 6 3 は、共通のクロック源を用いて非接触 I / F 群 5 3 A と非接触 I / F 群 5 3 B の動作タイミングを制御する。例えば、タイミング制御装置 6 1 は、プローブチップ 4 1 A 又はプローブチップ 4 1 B に搭載される。例えば、タイミング制御装置 6 2 は、プローブチップ 4 2 A 又はプローブチップ 4 2 B に搭載される。例えば、タイミング制御装置 6 3 は、プローブチップ 4 3 A 又はプローブチップ 4 3 B に搭載される。

10

【0017】

図 4 は、本実施形態に係る検査装置を用いて図 2 のウエハ 1 0 0 を検査するときにおけるプローブカード 1 とウエハ 1 0 0 との配置を示す。図 4 において、プローブカード基板 1 0 は省略されている。プローブニードル 3 1 がそれぞれパッド 1 3 1 に接触する。プローブチップ 4 1 A の非接触 I / F 群 5 1 A が被測定チップ 1 2 1 の非接触 I / F 群 1 5 1 A と非接触で向かい合う。プローブチップ 4 1 B の非接触 I / F 群 5 1 B が被測定チップ 1 2 1 の非接触 I / F 群 1 5 1 B と非接触で向かい合う。プローブニードル 3 2 がそれぞれパッド 1 3 2 に接触する。プローブチップ 4 2 A の非接触 I / F 群 5 2 A が被測定チップ 1 2 2 の非接触 I / F 群 1 5 2 A と非接触で向かい合う。プローブチップ 4 2 B の非接触 I / F 群 5 2 B が被測定チップ 1 2 2 の非接触 I / F 群 1 5 2 B と非接触で向かい合う。プローブニードル 3 3 がそれぞれパッド 1 3 3 に接触する。プローブチップ 4 3 A の非接触 I / F 群 5 3 A が被測定チップ 1 2 3 の非接触 I / F 群 1 5 3 A と非接触で向かい合う。プローブチップ 4 3 B の非接触 I / F 群 5 3 B が被測定チップ 1 2 3 の非接触 I / F 群 1 5 3 B と非接触で向かい合う。

20

【0018】

図 5 を参照して、プローブニードル 3 1 がパッド 1 3 1 に接触した状態で、プローブチップ 4 1 B と非接触 I / F 群 1 5 1 B との間に空間が設けられる。

30

【0019】

検査装置を用いてウエハ 1 0 0 に形成された複数の被測定チップを検査する方法を説明する。検査装置の電源供給部（不図示）は、プローブニードル 3 1 とパッド 1 3 1 を介して被測定チップ 1 2 1 の集積回路に電源（又は電気信号）を供給し、プローブニードル 3 2 とパッド 1 3 2 を介して被測定チップ 1 2 2 の集積回路に電源（又は電気信号）を供給し、プローブニードル 3 3 とパッド 1 3 3 を介して被測定チップ 1 2 3 の集積回路に電源（又は電気信号）を供給する。非接触 I / F 群 5 1 A は非接触 I / F 群 1 5 1 A との間でテスト信号を非接触で伝送する。非接触 I / F 群 5 1 B は非接触 I / F 群 1 5 1 B との間でテスト信号を非接触で伝送する。ここで、タイミング制御装置 6 1 が非接触 I / F 群 5 1 A 及び 5 1 B の動作タイミングを制御するため、非接触 I / F 群 5 1 A 及び 5 1 B は同一の被測定チップ 1 2 1 と信号のやりとりをすることが可能である。検査装置の判定部（不図示）は、これらのテスト信号に基づいて被測定チップ 1 2 1 の集積回路を判定して判定結果を出力する。非接触 I / F 群 5 2 A は非接触 I / F 群 1 5 2 A との間でテスト信号を非接触で伝送する。非接触 I / F 群 5 2 B は非接触 I / F 群 1 5 2 B との間でテスト信号を非接触で伝送する。ここで、タイミング制御装置 6 2 が非接触 I / F 群 5 2 A 及び 5 2 B の動作タイミングを制御するため、非接触 I / F 群 5 2 A 及び 5 2 B は同一の被測定チップ 1 2 2 と信号のやりとりをすることが可能である。判定部は、これらのテスト信号に基づいて被測定チップ 1 2 2 の集積回路を判定して判定結果を出力する。非接触 I / F 群 5 3 A は非接触 I / F 群 1 5 3 A との間でテスト信号を非接触で伝送する。非接触 I / F 群 5 3 B は非接触 I / F 群 1 5 3 B との間でテスト信号を非接触で伝送する。ここで、

40

50

タイミング制御装置 6 3 が非接触 I / F 群 5 3 A 及び 5 3 B の動作タイミングを制御するため、非接触 I / F 群 5 3 A 及び 5 3 B は同一の被測定チップ 1 2 3 と信号のやりとりをすることが可能である。判定部は、これらのテスト信号に基づいて被測定チップ 1 2 3 の集積回路を判定して判定結果を出力する。

【0020】

ウエハ 1 0 0 に形成された複数の被測定チップの全ての検査が終了したら、ウエハ 1 0 0 をスクライプライン 1 1 0 に沿ってダイシングし、複数の被測定チップにそれぞれ対応する複数のダイを形成する。複数の被測定チップを検査した結果（判定結果）に基づいて複数のダイを選別する。選別されたダイをパッケージする。

【0021】

図 6 を参照して、被測定チップ 1 2 1 ~ 1 2 3 のサイズ、並びに、非接触 I / F 1 5 1 A、1 5 1 B、1 5 2 A、1 5 2 B、1 5 3 A 及び 1 5 3 B の配置位置が図 2 の場合と異なる場合であっても、プローブチップ 4 1 A 及び 4 1 B の間の距離 D 1 を非接触 I / F 群 1 5 1 A 及び 1 5 1 B の配置位置に合わせて調整し、プローブチップ 4 2 A 及び 4 2 B の間の距離を非接触 I / F 群 1 5 2 A 及び 1 5 2 B の配置位置に合わせて調整し、プローブチップ 4 3 A 及び 4 3 B の間の距離を非接触 I / F 群 1 5 3 A 及び 1 5 3 B の配置位置に合わせて調整することで、被測定チップの被接触 I / F とプローブチップの被接触 I / F とをテスト信号の非接触伝送が可能ないように向かい合わせることができる。したがって、図 2 のウエハ 1 0 0 の検査に用いたプローブチップ 4 1 A、4 1 B、4 2 A、4 2 B、4 3 A 及び 4 3 B と同一のプローブチップ 4 1 A、4 1 B、4 2 A、4 2 B、4 3 A 及び 4 3 B を用いて図 6 のウエハ 1 0 0 を検査することができる。

【0022】

本実施形態に係る検査装置は、一つの被測定チップ（例：被測定チップ 1 2 1）との間で検査のためのテスト信号を非接触で伝送する非接触 I / F（例：被接触 I / F 群 5 1 A 及び 5 1 B）が複数のプローブチップ（例：プローブチップ 4 1 A 及び 4 1 B）に分けて設けられる。したがって、プローブチップのプローブカード基板 1 0 への搭載位置を変更することで、同じプローブチップを用いて非接触 I / F の配置位置が異なる被測定チップを検査することが可能である。これに対し、一つの被測定チップとの間で検査のためのテスト信号を非接触で伝送する非接触 I / F を一つのプローブチップに設けた場合、非接触 I / F の配置位置が異なる被測定チップを検査するために多くの種類のプローブチップを準備する必要がある。本実施形態によれば多くの種類のプローブチップを準備する必要がないため、集積回路の検査装置の製造コストが抑制される。プローブチップを予め製造しておくことで、検査装置の製造時間を短縮できる。更に、本実施形態に係る検査装置を用いて集積回路装置を製造すれば、集積回路装置の製造コストを抑制できる。

【0023】

尚、プローブチップ 4 1 A の非接触 I / F の数（非接触 I / F 群 5 1 A の非接触 I / F の数）は、被測定チップ 1 2 1 の非接触 I / F の数（被接触 I / F 群 1 5 1 A の非接触 I / F の数と被接触 I / F 群 1 5 1 B の非接触 I / F の数との和）より少なく、被測定チップ 1 2 1 の非接触 I / F の数の半分以下であることが好ましい。同様に、プローブチップ 4 1 B の非接触 I / F の数は、被測定チップ 1 2 1 の非接触 I / F の数より少なく、被測定チップ 1 2 1 の非接触 I / F の数の半分以下であることが好ましい。プローブチップ 4 2 A の非接触 I / F の数は、被測定チップ 1 2 2 の非接触 I / F の数より少なく、被測定チップ 1 2 2 の非接触 I / F の数の半分以下であることが好ましい。プローブチップ 4 2 B の非接触 I / F の数は、被測定チップ 1 2 2 の非接触 I / F の数より少なく、被測定チップ 1 2 2 の非接触 I / F の数の半分以下であることが好ましい。プローブチップ 4 3 A の非接触 I / F の数は、被測定チップ 1 2 3 の非接触 I / F の数より少なく、被測定チップ 1 2 3 の非接触 I / F の数の半分以下であることが好ましい。プローブチップ 4 3 B の非接触 I / F の数は、被測定チップ 1 2 3 の非接触 I / F の数より少なく、被測定チップ 1 2 3 の非接触 I / F の数の半分以下であることが好ましい。

【0024】

(第2の実施形態)

本発明の第2の実施形態に係る検査装置及び集積回路装置の製造方法は、基本的に第1の実施形態に係る検査装置及び集積回路装置の製造方法と同様である。本実施形態に係る検査装置においては、隣接する被測定チップに対してそれぞれテスト信号を伝送する非接触I/F群が同一のプローブチップに設けられる。

【0025】

図7を参照して、本実施形態に係る検査装置のプローブカード1は、プローブカード基板10と、プローブニードル31～33と、プローブチップ401、412及び423とを備える。プローブカード基板10は、プローブニードル31～33とプローブチップ401、412、423及び434とを支持する支持部として機能する。プローブチップ401は非接触I/F群51Aを備え、プローブチップ412は非接触I/F群51B及び52Aを備え、プローブチップ423は非接触I/F群52B及び53Aを備え、プローブチップ434は非接触I/F群53Bを備える。プローブチップ401、412、423及び434は、プローブチップ固定材によりプローブカード基板10に固定される。

【0026】

図8を参照して、検査装置は、タイミング制御装置61～63を備える。タイミング制御装置61は、共通のクロック源を用いて非接触I/F群51Aと非接触I/F群51Bの動作タイミングを制御する。タイミング制御装置62は、共通のクロック源を用いて非接触I/F群52Aと非接触I/F群52Bの動作タイミングを制御する。タイミング制御装置63は、共通のクロック源を用いて非接触I/F群53Aと非接触I/F群53Bの動作タイミングを制御する。本実施形態においては、同一のプローブチップ（例：プローブチップ412）に設けられた二つの非接触I/F群（例：非接触I/F群51B及び52A）の動作タイミングが異なるタイミング制御装置（例：タイミング制御装置61及び62）によって制御される。二つの非接触I/F群（例：非接触I/F群51B及び52A）が異なる被測定チップ（例：被測定チップ121及び122）に対してテスト信号を伝送するためである。例えば、タイミング制御装置61は、プローブチップ401又はプローブチップ412に搭載される。例えば、タイミング制御装置62は、プローブチップ412又はプローブチップ423に搭載される。例えば、タイミング制御装置63は、プローブチップ423又はプローブチップ434に搭載される。

【0027】

図9は、本実施形態に係る検査装置を用いて図2のウエハ100を検査するときにおけるプローブカード1とウエハ100との配置を示す。図9において、プローブカード基板10は省略されている。プローブニードル31がそれぞれパッド131に接触する。プローブチップ401の非接触I/F群51Aが被測定チップ121の非接触I/F群151Aと非接触で向かい合う。プローブチップ412の非接触I/F群51Bが被測定チップ121の非接触I/F群151Bと非接触で向かい合う。プローブニードル32がそれぞれパッド132に接触する。プローブチップ412の非接触I/F群52Aが被測定チップ122の非接触I/F群152Aと非接触で向かい合う。プローブチップ423の非接触I/F群52Bが被測定チップ122の非接触I/F群152Bと非接触で向かい合う。プローブニードル33がそれぞれパッド133に接触する。プローブチップ423の非接触I/F群53Aが被測定チップ123の非接触I/F群153Aと非接触で向かい合う。プローブチップ434の非接触I/F群53Bが被測定チップ123の非接触I/F群153Bと非接触で向かい合う。

【0028】

本実施形態に係る検査装置を用いてウエハ100に掲載された複数の被測定チップを検査する方法は、第1の実施形態に係る検査装置を用いてウエハ100に掲載された複数の被測定チップを検査する方法と同様である。ウエハ100に形成された複数の被測定チップの全ての検査が終了したら、ウエハ100をスクライブライン110に沿ってダイシングし、複数の被測定チップにそれぞれ対応する複数のダイを形成する。複数の被測定チップを検査した結果（判定結果）に基づいて複数のダイを選別する。選別されたダイをパッ

ページする。

【0029】

本実施形態によれば、プローブカード基板10に搭載されるプローブチップの数が少ないため、プローブチップ搭載工程の数が削減される。したがって、検査装置の製造コストが削減される。

【0030】

尚、非接触I/F群51B及び52Aの間の距離D2は、ウエハ100のスクライブライン110の幅Wより大きい。非接触I/F群51Bと向かい合う非接触I/F群151Bと非接触I/F群52Aと向かい合う非接触152Aとがそれぞれ隣り合う被測定チップ121及び122に設けられているからである。同様に、非接触I/F群52B及び53Aの間の距離は、幅Wより大きい。

10

【0031】

図10を参照して、被測定チップ121～123のサイズ、並びに、非接触I/F151A、151B、152A、152B、153A及び153Bの配置位置が図2の場合と異なる場合であっても、プローブチップ401及び412の間の距離D3を非接触I/F群151A及び151Bの配置位置に合わせて調整し、プローブチップ412及び423の間の距離を非接触I/F群152A及び152Bの配置位置に合わせて調整し、プローブチップ423及び424の間の距離を非接触I/F群153A及び153Bの配置位置に合わせて調整することで、被測定チップの被接触I/Fとプローブチップの被接触I/Fとをテスト信号の非接触伝送が可能ないように向かい合わせることができる。したがって、図2のウエハ100の検査に用いたプローブチップ401、412、423及び434と同一のプローブチップ401、412、423及び434を用いて図10のウエハ100を検査することができる。

20

【0032】

本実施形態に係る検査装置は、一つの被測定チップ（例：被測定チップ121）との間で検査のためのテスト信号を非接触で伝送する非接触I/F（例：被接触I/F群51A及び51B）が複数のプローブチップ（例：プローブチップ401及び412）に分けて設けられる。したがって、プローブチップのプローブカード基板10への搭載位置を変更することで、同じプローブチップを用いて非接触I/Fの配置位置が異なる被測定チップを検査することが可能である。これに対し、一つの被測定チップとの間で検査のためのテスト信号を非接触で伝送する非接触I/Fを一つのプローブチップに設けた場合、非接触I/Fの配置位置が異なる被測定チップを検査するために多くの種類のプローブチップを準備する必要がある。本実施形態によれば多くの種類のプローブチップを準備する必要がないため、集積回路の検査装置の製造コストが抑制される。プローブチップを予め製造しておくことで、検査装置の製造時間を短縮できる。更に、本実施形態に係る検査装置を用いて集積回路装置を製造すれば、集積回路装置の製造コストを抑制できる。

30

【0033】

尚、非接触I/F群51Aの非接触I/Fの数は、被測定チップ121の非接触I/Fの数（被接触I/F群151Aの非接触I/Fの数と被接触I/F群151Bの非接触I/Fの数との和）より少なく、被測定チップ121の非接触I/Fの数の半分以下であることが好ましい。同様に、非接触I/F群51Bの非接触I/Fの数は、被測定チップ121の非接触I/Fの数より少なく、被測定チップ121の非接触I/Fの数の半分以下であることが好ましい。非接触I/F群52Aの非接触I/Fの数は、被測定チップ122の非接触I/Fの数より少なく、被測定チップ122の非接触I/Fの数の半分以下であることが好ましい。非接触I/F群52Bの非接触I/Fの数は、被測定チップ122の非接触I/Fの数より少なく、被測定チップ122の非接触I/Fの数の半分以下であることが好ましい。非接触I/F群53Aの非接触I/Fの数は、被測定チップ123の非接触I/Fの数より少なく、被測定チップ123の非接触I/Fの数の半分以下であることが好ましい。非接触I/F群53Bの非接触I/Fの数は、被測定チップ123の非接触I/Fの数より少なく、被測定チップ123の非接触I/Fの数の半分以下であるこ

40

50

とが好ましい。

【0034】

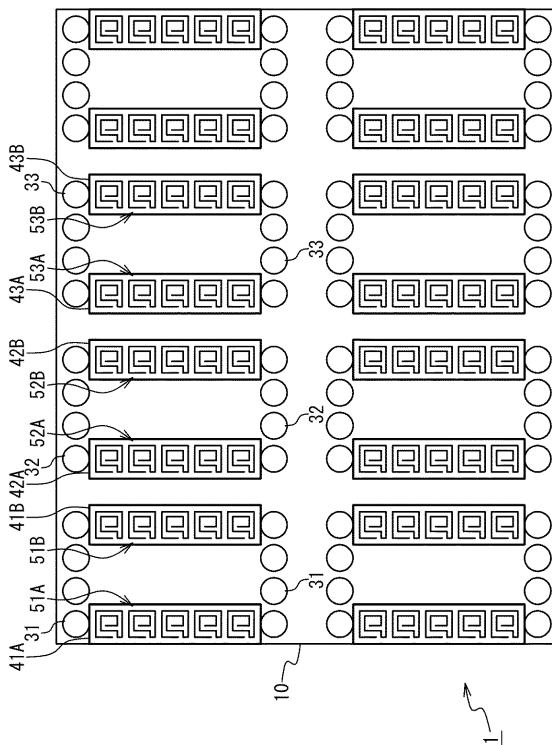
以上、実施形態を参照して本発明を説明したが、本発明は上記実施形態に限定されず、上記実施形態に様々な変更を行ったものも本発明に含まれる。例えば、上記実施形態では一つの被測定チップとの間で検査のためのテスト信号を非接触で伝送する非接触 I / F が二つのプローブチップに分けて設けられる場合を説明したが、三つ以上のプローブチップに分けて設けられてもよい。

【符号の説明】

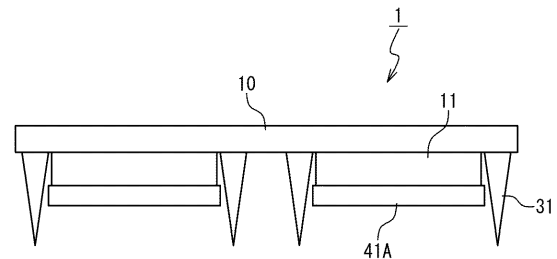
【0035】

- 1 … プローブカード
- 10 … プローブカード基板
- 11 … プローブチップ固定材
- 31～33 … プローブニードル
- 41A、41B、42A、42B、43A、43B、401、412、423、434 …
プローブチップ
- 51A、51B、52A、52B、53A、53B … 非接触 I / F 群
- 61～63 … タイミング制御装置
- 100 … ウェハ
- 110 … スクライプライン
- 121～123 … 被測定チップ
- 131～133 … パッド
- 151A、151B、152A、152B、153A、153B … 非接触 I / F 群
- W … スクライプライン幅
- D1、D3 … プローブチップ間距離
- D2 … 非接触 I / F 群間距離

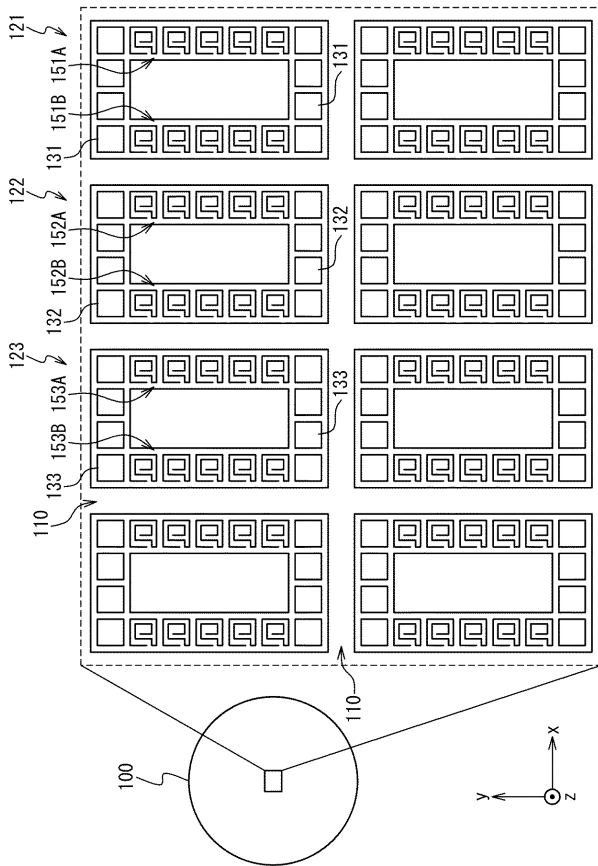
【図1A】



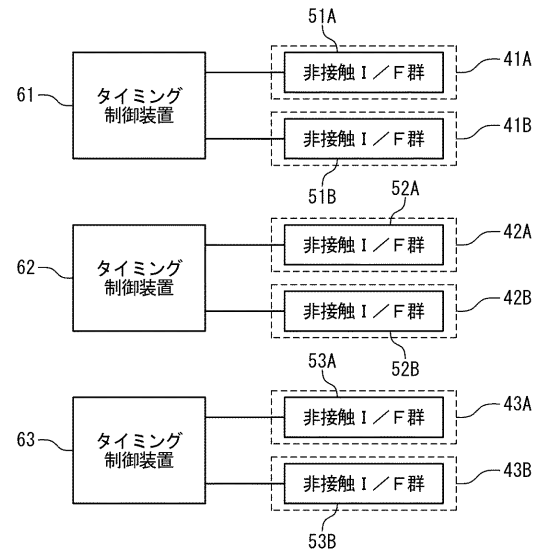
【図1B】



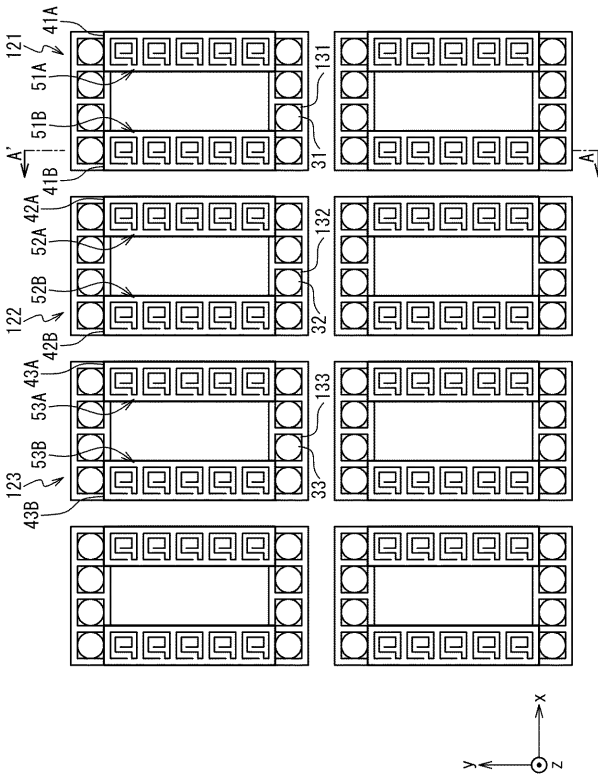
【図 2】



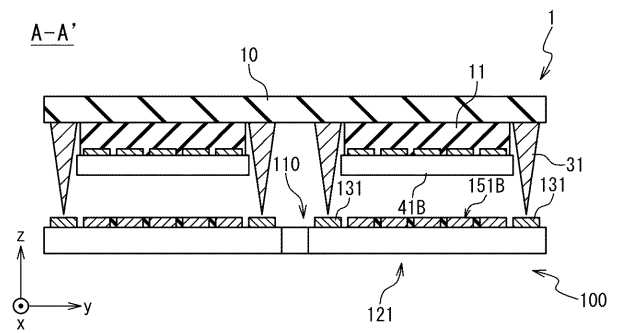
【図 3】



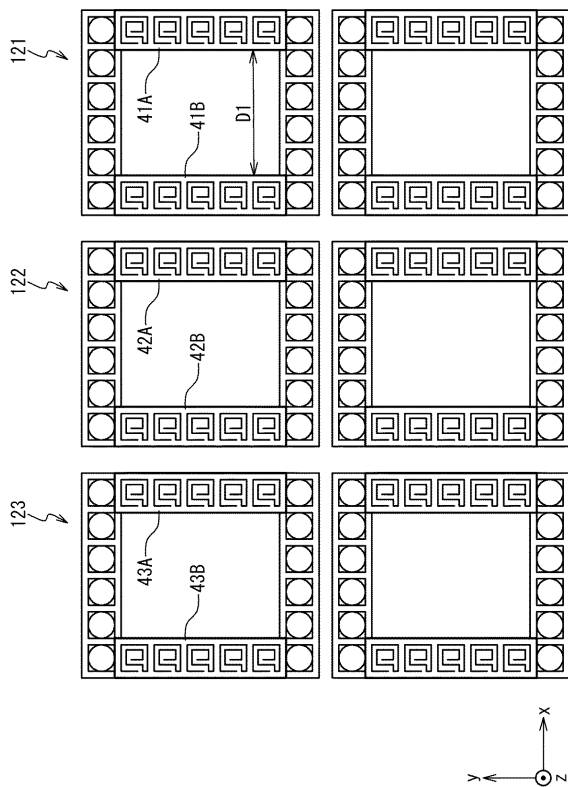
【図 4】



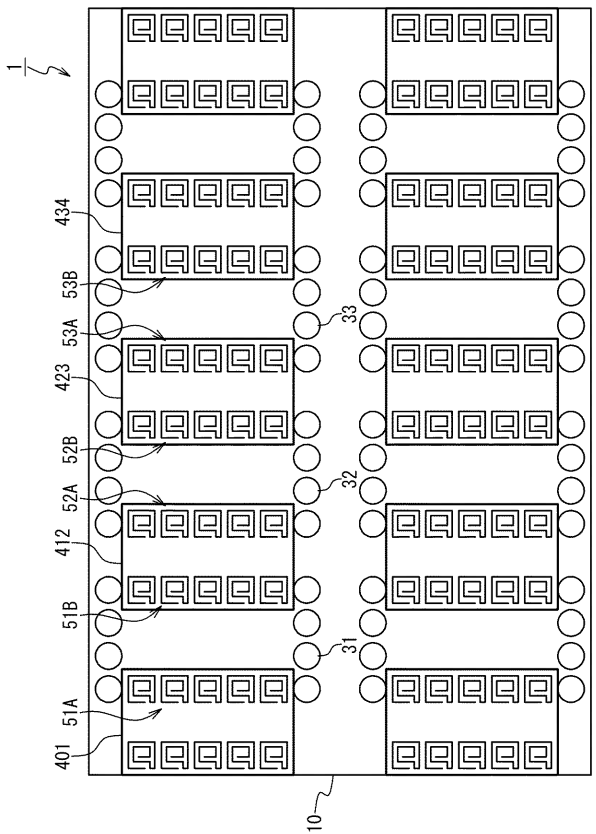
【図 5】



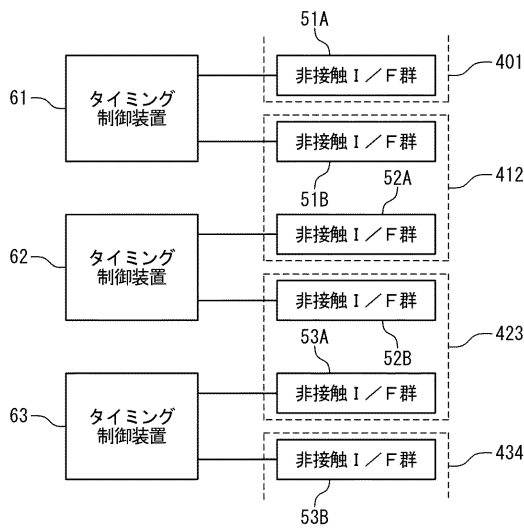
【図 6】



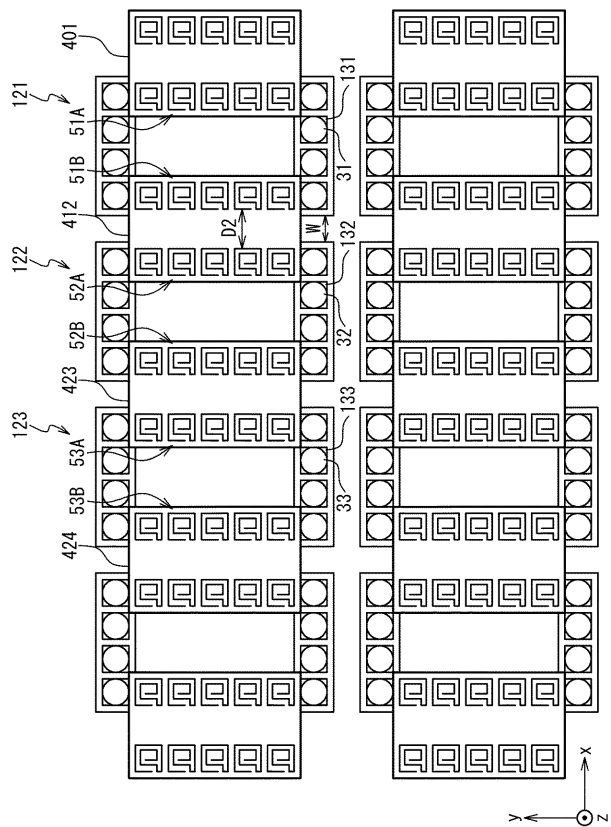
【図 7】



【図 8】



【図 9】



【図 1 0】

