(12) 特許公報(B2)

HO1L 29/78

627F

(11)特許番号 特許第7219930号

(P7219930)

(45)発行日 令和5年2月9日(2023.2.9)

(19)日本国特許庁(JP)

(51)Int.Cl.			FΙ		
H01L	29/786	(2006.01)	H01L	29/78	618B
H01L	21/477	(2006.01)	H01L	21/477	
H01L	21/336	(2006.01)	H01L	29/78	618A

請求項の数 4 (全 20 頁)

(21)出願番号	特願2021-159219(P2021-159219)	(73)特許権者 599035627
(22)出願日	令和3年9月29日(2021.9.29)	学校法人加計学園
(62)分割の表示	特願2017-220273(P2017-220273)	岡山県岡山市北区理大町1-1
	の分割	(73)特許権者 504190548
原出願日	平成29年11月15日(2017.11.15)	国立大学法人埼玉大学
(65)公開番号	特開2022-8633(P2022-8633A)	埼玉県さいたま市桜区下大久保255
(43)公開日	令和4年1月13日(2022.1.13)	(73)特許権者 501061319
審査請求日	令和3年10月28日(2021.10.28)	学校法人 東洋大学
		東京都文京区白山5-28-20
		(74)代理人 100080791
		弁理士 高島 一
		(74)代理人 100136629
		弁理士 鎌田 光宜
		(74)代理人 100125070
		弁理士 土井 京子
		最終頁に続く

(54)【発明の名称】希土類水素化物の製造方法、水素センサー及び薄膜トランジスター

(57)【特許請求の範囲】

【請求項1】

チャネル層が希土類水素化物半導体を含む薄膜トランジスターを製造する方法であって 、下記の工程 A 及び工程 B を含むことを特徴とする薄膜トランジスターの製造方法: 工程 A :絶縁性基板上に、

- ゲート電極、
- 該ゲート電極を覆うゲート絶縁膜、
- 該ゲート絶縁膜上に配設される希土類元素膜、
- 該希土類元素膜上に配設されるソース電極及びドレイン電極、

該希土類元素膜、該ソース電極及び該ドレイン電極を覆うパッシベーション膜、並びに 10 該パッシベーション膜を被覆する白金膜

を順次形成する;

工程B:工程Aを経て得られた積層構造体を水素を含む雰囲気内で熱処理する。

【請求項2】

工程Aに代えて、下記の工程Cを有し、工程Bが、下記の工程Cを経て得られた積層構造体を水素を含む雰囲気内で熱処理する工程に変更された、請求項<u>1</u>記載の方法:

工程C:絶縁性基板上に、ゲート電極、該ゲート電極を覆うゲート絶縁膜、該ゲート絶 縁膜上に配設されるソース電極及びドレイン電極を順次形成した後、該ゲート絶縁膜上の 該ソース電極、該ドレイン電極及びこれら電極の周辺部のみを覆う希土類元素膜、並びに 該希土類元素膜を被覆する白金膜を順次形成する。 水素を含む雰囲気が爆発限界以下の量の水素を含む雰囲気である、請求項<u>1</u>または<u>2</u>に 記載の方法。

【請求項4】

熱処理温度が室温である、請求項<u>1</u>~<u>3</u>のいずれか1項に記載の方法。

【発明の詳細な説明】

【技術分野】

[0001]

【背景技術】 【0002】

本発明は、希土類水素化物(すなわち、希土類元素の水素化物)の製造方法、並びに、 希土類水素化物を用いた水素センサー及び薄膜トランジスターに関する。

従来から、希土類二水素化物と希土類三水素化物間の金属 - 半導体転移を利用したスイ ッチングミラー(例えば、非特許文献1、特許文献1等)や水素センサー(例えば、非特 許文献2)が研究され、また、希土類水素化物金属を利用したデバイスとして冷陰極管等 が知られている(例えば、非特許文献3、特許文献2等)。すなわち、希土類二水素化物 (例えば、YH2(イットリウム二水素化物)等)は金属(以下、「希土類水素化物金属 」という。)であり、希土類三水素化物(例えば、YH3(イットリウム三水素化物)等)は半導体(以下、希土類水素化物半導体)という。)である。希土類水素化物金属の特 徴的な性質として、正孔と電子の濃度差が小さく(両極性伝導)、両者の移動度の差も小

さいことからホール電圧が極めて小さいという性質があり、この希土類水素化物金属の性 質を利用したデバイスとして、例えば、スピン流生成素子が知られている(特許文献3、 10

20

4 等)。

【先行技術文献】

【特許文献】 [0003]【特許文献1】特表平11-514107号公報 【特許文献 2 】特開 2 0 0 4 - 9 1 2 8 4 号公報 【特許文献3】特許第5551912号公報 【特許文献4】特許第5601976号公報 【特許文献 5 】特開 2 0 1 5 - 0 6 5 2 8 2 号公報 【特許文献 6】特開 2 0 1 5 - 1 1 8 9 9 4 号公報 【非特許文献】 [0004]【非特許文献 1 】Physical Review B vol57(1998)pp.4943-4949 【非特許文献2】Mater.Trans.48(2007)pp.635-636 【非特許文献 3】Jpn.J.AppI.Phys. vol39(2000)pp.4933-4938 【非特許文献4】Thin Solid Films Vol.624(2017)pp.175-180 【非特許文献 5】J.Alloy.Com. Vol.239(1996)pp.158-171 【発明の概要】 【発明が解決しようとする課題】

[0005]

希土類水素化物の製造方法としては、例えば、希土類元素の膜を水素を含む雰囲気下で 熱処理する方法がある(非特許文献3)。しかし、希土類元素の膜は極めて酸化し易いた め、この方法では、酸化防止のために、水素化炉として、真空引きが可能で且つ到達真空 度が高水準な炉が要求され、高価な真空装置でしか対応できない。また、水素を含む雰囲 気が、取り扱いが容易な爆発限界未満の水素分圧の低い雰囲気(例えば、水素3体積%と 不活性ガス97体積%の混合ガス)下では、希土類水素化物の金属(例えば、YH2)は 生成するが、希土類水素化物の半導体(例えば、YH3)は生成しない。また、希土類元 素の膜上に水素選択透過膜を形成した積層膜を水素を含む雰囲気(例えば、水素3体積%

10

20

30

+ 不活性ガス97体積%の混合ガス雰囲気)下で加熱する方法が知られている(非特許文 献4等)。図14はY(イットリウム)膜に水素選択透過膜としてPd(パラジウム)膜 を形成 した積層 膜 (P d : 8 0 n m / Y : 5 0 0 n m の 積層 膜)を 水素 3 体 積 % + A r 9 7体積%の混合ガス雰囲気下、各種温度で熱処理したときの、 Y 膜中に生成した Y H 2(金属)とYHュ(半導体)の割合を示している。図14から、室温から200 の温度で |金属(YH₂)が生成し、300 以上になると半導体(YH₃)が生成するが、400 まで加熱しても半導体(YH3)はY膜の半分以上の割合には達しないことがわかる。 また、図15は、Y膜に水素選択透過膜としてNi(ニッケル)膜を形成した積層膜(N i:80nm/Y:500nmの積層膜)を水素3体積%+Ar97体積%の混合ガス雰 囲気(以下、「3体積%H2+97体積%Ar雰囲気」とも略称する)下、各種温度で熱 処理したときのY膜中に生成したYHュ(金属)とYHュ(半導体)の割合、図16は、 Y膜に水素選択透過膜としてNi/Pd膜を形成した積層膜(Ni/Pd:95nm/Y :500nmの積層膜)を水素3体積%+Ar97体積%雰囲気下、各種温度で熱処理し たときの、Y膜中に生成したYH₂(金属)とYH₃(半導体)の割合を示している。水 |素選択透過膜にPd膜を使用した場合、YH₃(半導体)の生成が115 で確認され(図15)、水素選択透過膜に(Ni/Pd膜)を使用した場合に、YH₃(半導体)が生 成する温度がさらに低温化している(図16)ことが分かる。しかし、いずれの場合も、 室温での希土類水素化物半導体の生成は困難である。

[0006]

本発明者等の知見によれば、希土類水素化物半導体は多結晶であることから移動度が高 いことが予想される。それ故、希土類水素化物半導体を薄膜トランジスターのチャネル層 に適用することが期待でき、さらに希土類水素化物半導体のさらなる低温での生成(製造)が可能になれば、有機発光ダイオード(OLED:Organic Light Emitting Diode)に 代表される有機EL(Electro-Luminescence)素子を利用した表示パネル等における、高 移動度薄膜トランジスター(TFT:Thin Film Transistor)のチャネル層への適用も期 待できる。また、希土類水素化物半導体のさらなる低温での生成(製造)が可能になれば 、フレキシブル基板上にも希土類水素化物半導体の膜を容易に形成することが可能になる

[0007]

従って、本発明の解決課題は、低温(特に、室温)の低濃度水素雰囲気下においても希 土類水素化物半導体を生成し得る希土類水素化物の製造方法を提供することにある。また 、室温環境で使用できる水素センサーを提供すること、さらには、希土類水素化物半導体 をチャンル層とする薄膜トランジスターとその製造方法を提供することにある。

【課題を解決するための手段】

【0008】

本発明者等は上記の課題を解決すべく鋭意研究を重ねた結果、以下の構成を採ることで 、上記の課題を解決できることを見出した。

【 0 0 0 9 】

すなわち、本発明は以下の通りである。

[1] 希土類元素膜上に白金膜が形成された積層膜を水素を含む雰囲気下で熱処理する 40 ことを含む、希土類水素化物の製造方法。

[2] 希土類水素化物が希土類水素化物半導体である、上記 [1]記載の方法。

[3] 水素を含む雰囲気が爆発限界以下の量の水素を含む雰囲気である、上記[1]または[2]記載の方法。

[4] 熱処理温度が室温である、上記[1]~[3]のいずれか1つに記載の方法。

[5] 希土類元素膜が、Sc(スカンジウム)、Y(イットリウム)、Gd(ガドリニウム)、Eu(ユウロピウム)及びYb(イッテルビウム)からなる群から選択されるいずれか一種の元素または二種以上の元素を含む、上記[1]~[4]のいずれか1つに記載の方法。

[6] 希土類水素化物金属膜及び該希土類水素化物金属膜上に形成された白金膜を有す 50

る水素センサー。

[7] チャネル層が希土類水素化物半導体を含むことを特徴とする薄膜トランジスター

[8] チャネル層が希土類水素化物半導体を含む薄膜トランジスターを製造する方法で あって、下記の工程A及び工程Bを含むことを特徴とする薄膜トランジスターの製造方法

工程A:絶縁性基板上に、

ゲート電極、

該ゲート電極を覆うゲート絶縁膜、

該ゲート絶縁膜上に配設される希土類元素膜、

該希土類元素膜上に配設されるソース電極及びドレイン電極、

該希土類元素膜、該ソース電極及び該ドレイン電極を覆うパッシベーション膜、並びに 該パッシベーション膜を被覆する白金膜

を順次形成する。

工程B:工程Aを経て得られた積層構造体を水素を含む雰囲気内で熱処理する。

[9] 工程Aに代えて、下記の工程Cを有し、工程Bが、下記の工程Cを経て得られた 積層構造体を水素を含む雰囲気内で熱処理する工程に変更された、上記[8]記載の方法

0

工程 C:絶縁性基板上に、ゲート電極、該ゲート電極を覆うゲート絶縁膜、該ゲート絶 縁膜上に配設されるソース電極及びドレイン電極を順次形成した後、該ゲート絶縁膜上の 該ソース電極、該ドレイン電極及びこれら電極の周辺部のみを覆う希土類元素膜、並びに 該希土類元素膜を被覆する白金膜を順次形成する。

[10] 水素を含む雰囲気が爆発限界以下の量の水素を含む雰囲気である、上記[8] または[9]に記載の方法。

[11] 熱処理温度が室温である、上記[8]~[10]のいずれか1つに記載の方法 。

【発明の効果】

[0010]

本発明によれば、低温(特に、室温)かつ低濃度水素雰囲気下で、希土類水素化物半導体を生成し得る希土類水素化物の製造方法を提供することができ、特に、低温(特に、室温)かつ低濃度水素雰囲気下で、多結晶の希土類水素化物半導体膜を形成できる希土類水素化物の製造方法を提供することができる。

[0011]

また、本発明によれば、室温環境で使用できる水素センサーを提供することができる。 【0012】

また、本発明によれば、多結晶の希土類水素化物半導体をチャネル層とする薄膜トランジスター及びその製造方法を提供することができる。

【図面の簡単な説明】

【0013】

【図1】図1は本発明の実施例におけるPt(20nm)/Y(400nm)の積層膜を、3体積%H2+97体積%Ar雰囲気下、各種温度で、15分処理した後のY膜のX線回折チャートである。

【図2】図2は比較例1におけるNi(20nm)/Y(400nm)の積層膜を、3体 積%H₂+97体積%Ar雰囲気下、各種温度で、15分処理した後のY膜のX線回折チ ャートである。

【図3】図3は比較例2におけるTi(20nm)/Y(400nm)の積層膜を、3体 積%H2+97体積%Ar雰囲気下、各種温度で、15分処理した後のY膜のX線回折チ ャートである。

【図4】図4は比較例3におけるAu(20nm)/Y(400nm)の積層膜を、3体 積%H₂+97体積%Ar雰囲気下、各種温度で、15分処理した後のY膜のX線回折チ 10

20



ャートである。

【図5】図5は本発明の水素センサーの一例の模式斜視図である。

【図 6 】図 6 (A) (B) は本発明の水素センサーの他の一例の模式平面図と模式断面図 である。図 6 (B) は図 6 (A) 中の b - b 線における断面を示す。

【図7】図7(A)~(D)は図6(A)(B)に示す水素センサーの製造工程を示す工 程別の模式断面図であり、図7(E)は水素センサーにおける希土類水素化物金属膜が希 土類水素化物半導体膜に転化した状態を示す模式断面図である。

【図8】図8(A)(B)は本発明のチャル層に希土類水素化物半導体を用いた薄膜トランジスターの一例の製造工程における最終工程(水素を含む雰囲気下で熱処工程)とその 一つ前の工程を示す模式断面図である。

【図9】図9(A)(B)は本発明のチャル層に希土類水素化物半導体を用いた薄膜トランジスターの他の一例の模式平面図と断面図である。図9(B)は図9(A)中のb - b線における断面を示す。

【図10】図10(A)~(D)は図9の薄膜トランジスターの製造工程を示す工程別の 模式断面図である。

【図11】図11(A)(B)は図9の薄膜トランジスターの製造工程を示す工程別の模 式断面図である。

【図12】図12は本発明の実施例の水素センサーにおける金属相(YH2)が主体のイ ットリウム水素化物膜である希土類水素化物金属膜のX線回折チャートである。

【図13】図13は本発明の実施例の薄膜トランジスターにおけるPt(10nm)/Y b(290nm)の積層膜を、3体積%H2+97体積%Ar雰囲気下、各種温度で、3 0分処理(昇温時間5分)した後のYb膜のX線回折チャートである。

【図14】図14は非特許文献4から転記し、加筆した、Y膜に水素選択透過膜としてP d(パラジウム)膜を形成した積層膜(Pd:80nm/Y:500nmの積層膜)が、 3体積%H₂+97体積%Ar雰囲気下、各種温度で処理されたときに生成したYH₂(金属)とYH₃(半導体)の割合を示す図である。

【図15】図15は非特許文献4から転記し、加筆した、Y膜に水素選択透過膜としてN i(ニッケル)膜を形成した積層膜(Ni:80nm/Y:500nmの積層膜)が、3 体積%H2+97体積%Ar雰囲気下、各種温度で処理されたときに生成したYH2(金 属)とYH3(半導体)の割合を示す図である。

【図16】図16は非特許文献4から転記し、加筆した、Y膜に水素選択透過膜としてN i/Pd膜を形成した積層膜(Ni/Pd:95nm/Y:500nmの積層膜)が、3 体積%H2+97体積%Ar雰囲気下、各種温度で処理されたときに生成したYH2(金 属)とYH3(半導体)の割合を示す図である。

【発明を実施するための形態】

【0014】

以下、本発明をその好適な実施形態に即して詳しく説明する。

1.希土類水素化物の製造方法

本発明の希土類水素化物の製造方法(以下、単に「本発明方法」とも略称する)は、希 土類元素膜上に白金膜が形成された積層膜を水素を含む雰囲気下で熱処理することを含む

•

かかる熱処理により、希土類元素膜は、膜中の希土類元素が水素化されて希土類水素化 物を生成した膜(以下、「希土類水素化物膜」ともいう)に転化する。

【 0 0 1 5 】

本発明方法における「希土類元素」とは、Sc(スカンジウム)、Y(イットリウム) 及び元素周期表のランタノイド系のLa(ランタン)からLu(ルテチウム)までの15 の元素を包含し、好ましくは、Sc(スカンジウム)、Y(イットリウム)、Gd(ガド リニウム)、Eu(ユウロピウム)及びYb(イッテルビウム)からなる群から選択され るいずれか一種または二種以上である。また、かかる元素群から選択されるいずれか一種 または二種以上の元素と当該元素群以外の他の元素とからなる合金も「希土類元素」に包 10

30

【0016】

本発明方法で製造される希土類水素化物において「希土類水素化物半導体」は常温にお いて10⁻³・cm以上の抵抗率を有する。希土類水素化物半導体の具体例としては、 ScH₃、YH₃、EuとYbを除くランタノイド系列元素の三水素化物、EuH₂、Y bH₂、YbH₂、6等が挙げられ、酸化のし難さ等の取り扱いの容易さや水素化後の安 定性の点から、好ましくは、ScH₃、YH₃、GdH₃、YbH₂、YbH₂、6であ る。

【0017】

なお、上記の「常温での抵抗率」における「常温」とはJIS Z 8703に規定の 10 20 ±15 (5~35)の範囲である。

【0018】

本発明方法における「希土類元素膜上に白金膜が形成された積層膜」には、(1)希土 類元素膜の表面に直接白金膜が形成された積層膜(白金膜/希土類元素膜)の態様、及び 、(2)希土類元素膜の表面に絶縁膜が形成され、該絶縁膜の表面に白金膜が形成された 積層膜(白金膜/絶縁膜/希土類元素膜)の態様がある。後述の本発明の薄膜トランジス ターの製造方法は、本発明方法(上記(2)の態様)を利用するものであり、後述のTa 2O5からなるパッシベーション膜がここでいう絶縁膜に相当する。

【0019】

本発明方法において、白金膜は、前述の先行技術文献でいう「水素選択透過膜」、すな わち、希土類元素膜に水素を選択的に供給して希土類元素と水素を化合させる触媒機能を 有する膜として機能するが、積層膜が、希土類元素膜の表面に絶縁膜が形成され、該絶縁 膜の表面に白金膜が形成された積層膜(Pt膜/絶縁膜/希土類元素膜)である場合は、 熱処理により、絶縁膜に対して水素を透過させて、希土類元素膜に水素を選択的に供給し て希土類元素と水素を化合させる作用を有する。

[0020]

本発明方法において、「希土類元素膜上に白金膜が形成された積層膜」の作製方法は特 に限定はされないが、希土類元素膜及び白金膜は、通常、物理蒸着法によって形成される 。好ましい態様として、例えば、絶縁性基板上に、スパッタ法、電子ビーム(EB)蒸着 法等により、希土類元素膜を成膜した後、該希土類元素膜上に、スパッタ法、電子ビーム 蒸着法等により、白金膜を成膜する、態様が挙げられる。なお、希土類元素膜の表面に絶 縁膜が形成され、該絶縁膜の表面に白金膜が形成された積層膜を作製する場合、絶縁膜は 、希土類元素膜の成膜後、例えば、スパッタ法やCVD(chemical vapor deposition) 法等により形成する。

【0021】

なお、絶縁性基板は、希土類元素膜上に白金膜が形成された積層膜が熱処理される過程 での支持体として利用される。従って、絶縁性基板としては、例えば、ガラス基板、アル ミナ基板、熱酸化膜付きシリコン基板等が使用される。また、希土類元素膜上に白金膜が 形成された積層膜が、希土類元素膜の表面に絶縁膜が形成され、該絶縁膜の表面に白金膜 が形成された積層膜(希土類元素膜/絶縁膜/白金膜)である場合、絶縁性基板としては 、後述の本発明の薄膜トランジスターの製造方法において、薄膜トランジスターの絶縁性 基板として利用できるものが好適であり、例えば、一般的なバックプレーンに用いられて いる非アルカリガラス基板やフレキシブル基板等を使用することができる。 【0022】

本発明方法において、「水素を含む雰囲気」は、希土類元素膜中の希土類元素の水素と の化合(水素化)に必要な量の水素を含有する雰囲気であれば特に制限はされないが、取 り扱い性(安全性)の観点から、爆発限界以下の量の水素を含む雰囲気であることが好ま しく、爆発限界以下の量の水素と不活性ガスの混合ガスからなる雰囲気がより好ましい。 不活性ガスとしては、ヘリウムガス、ネオンガス、アルゴンガス等の希ガス類や窒素を挙 げることができるが、好ましくは希ガス類であり、より好ましくはアルゴンガスである。 30

20

水素と不活性ガスの混合ガスは、水素と不活性ガスの混合比率(水素 / 不活性ガス)が0 .05~12体積% / 99.95~88体積%が好ましく、より好ましくは1~3体積% / 99~97体積%である。

【0023】

また、本発明方法において、「熱処理」とは、室温以上の温度に設定された水素を含む 雰囲気に、希土類元素膜上に白金膜が形成された積層膜を置くことである。なお、ここで いう「室温」とは、5~35 を指す。従って、希土類元素膜上に白金膜が形成された積 層膜を室温に設定された水素を含む雰囲気内に置くときは、水素を含む雰囲気の温度が加 熱手段を使用することなく室温に維持される場合は、加熱手段は必ずしも必要ではない。 水素を含む雰囲気を室温より高い温度に設定して熱処理する場合は通常加熱手段が必要で ある。

【0024】

室温での熱処理の場合、例えば、アニール炉内に試料(絶縁性基板/希土類元素膜/白金膜)をセットし、真空引きし(炉内圧力:10Pa以下)、爆発限界以下の量の水素と 不活性ガスの混合ガス(例えば、水素3体積%とアルゴンガス97体積%の混合ガス)を 流しながら、1~30分程度放置する。

【0025】

室温よりも高い温度の熱処理をする場合の具体的手順としては、例えば、白金膜の厚さ が5 nm未満の場合、希土類元素膜を白金が完全に覆っていない可能性があるため、希土 類元素膜の一部が酸化されないようにガス置換を慎重に行う必要がある。例えば、アニー ル炉を真空引きし(炉内圧力:10 Pa以下)、アルゴンガス等の不活性ガス、或いは、 水素3体積%とアルゴンガス97体積%の混合ガスを流しながら、予備加熱を10~2分 程度行った後、試料(絶縁性基板/希土類元素膜/白金膜)をセットし、真空引きし(炉 内圧力:0.01Pa以下)、爆発限界以下の量の水素と不活性ガスの混合ガス(例えば 、水素3体積%とアルゴンガス97体積%の混合ガス)を流しながら、所定時間加熱する 。なお、白金膜の厚さが5 nm以上の厚さの場合、必ずしも予備加熱は必要ではないが、 予備加熱を行ってもよい。

[0026]

本発明方法において、熱処理の温度は室温~450 の範囲内で選択可能である。熱処 理の温度が450 を超えると、希土類水素化物膜内における希土類水素化物半導体相(特に、希土類三水素化物の半導体相)の形成が困難になる。熱処理によって、希土類元素 膜中の希土類元素が水素化されて希土類水素化物が生成し、熱処理時間を長めにすること で、希土類水素化物半導体が多く生成した希土類水素化物膜となる。従って、希土類水素 化物半導体を製造する場合(すなわち、希土類水素化物半導体が主体の希土類水素化物膜 を製造する場合)、熱処理時間は5分以上が好ましく、より好ましくは10~30分であ る。

【0027】

本発明方法において、希土類元素膜の厚さは特に限定はされないが、好ましくは50n m以上、より好ましくは100nm以上であり、量産性(スループット)の観点から、好 ましくは500nm以下、より好ましくは300nm以下である。また、白金膜の厚さは 特に限定はされないが、好ましくは0.5nm以上、より好ましくは1nm以上であり、 また、好ましくは40nm以下、より好ましくは20nm以下である。白金膜の厚さが5 nm未満であると、通常の装置(例えば、マグネトロンスパッタ装置等)では、希土類元 素膜の表面全域が覆われない可能性があり、40nmを超えると、熱処理時間が長くなり 、効率的でない。

【0028】

希土類水素化物半導体の移動度は高く、好ましくは10cm²/∨ s以上、より好まし くは40cm²/∨ s以上の移動度を示す。従って、本発明方法により得られる希土類水 素化物膜が、希土類水素化物半導体が多く生成した希土類水素化物膜、すなわち、希土類 水素化物の主体が希土類水素化物半導体である希土類水素化物半導体膜の場合、当該希土 10

類水素化物半導体膜は薄膜トランジスターのチャネル層として利用でき、本発明方法によ り得られる、希土類水素化物膜が、希土類水素化物金属が多く生成した希土類水素化物膜 、すなわち、希土類水素化物の主体が希土類水素化物金属である希土類水素化物金属膜の 場合、当該希土類水素化物金属膜は、水素センサーやスピントロニクス装置に利用するこ とができる。

(8)

【0029】

薄膜トランジスターのチャネル層としてとして利用可能な希土類水素化物半導体膜は、 膜を構成する希土類水素化物の好ましくは80~100モル%、より好ましくは99~1 00モル%が希土類水素化物半導体である膜が好適であり、水素センサーやスピントロニ クス装置に利用可能な希土類水素化物金属膜は、膜を構成する希土類水素化物の好ましく は80~100モル%、より好ましくは99~100モル%が希土類水素化物金属である 膜が好適である。薄膜トランジスターのチャネル層として利用可能な希土類水素化物半導 体膜における希土類水素化物半導体は、好ましくは、ScH₃、YH₃、RH₃(R:E u、Ybを除くLa系列の元素)、或いは、YbH₂および/またはYbH₂.6であり 、水素センサーやスピントロニクス装置に利用可能な希土類水素化物金属膜における希土 類水素化物金属は、好ましくは、ScH₂(R:Eu、Ybを除くLa 系列の元素)である。なお、かかる希土類水素化物の組成は、化学量論比の場合の結晶構 造に対して、化学量論比の結晶構造と同一である組成範囲内において、化学量論組成から のずれは許容される。

【 0 0 3 0 】

2.水素センサー

本発明の水素センサーは、本発明方法で得られる、希土類水素化物金属膜上に白金膜が 形成された積層膜(希土類水素化物金属膜/白金膜)をそのまま利用して構成される。 【0031】

図5は本発明の水素センサーの一例を示し、図において、1は希土類水素化物金属膜、2は白金膜、3は絶縁性基板、4は電極、5は配線を示し、電極4は、それぞれ、配線5 を介して定電流源電圧計(図示せず)に接続されている。すなわち、本発明の水素センサーは、該一例のセンサー100に示されるように、本発明方法により得られた希土類水素 化物金属膜1上に白金膜2が形成された積層膜7に電極4を付設して構成される。 【0032】

前述したように、水素選択透過膜である白金膜は室温で希土類元素に水素を選択的に供給して希土類元素を水素化する触媒機能を有する。このため、本発明の水素センサーは水素を含む雰囲気中に置かれると、白金膜の触媒作用によって希土類水素化物金属膜1中の希土類水素化物金属(二水素化物)は三水素化物である希土類水素化物半導体に転化して膜の電気抵抗や光学特性が変化する。従って、膜の電気抵抗変化及び/または光学特性変化を読み取ることで水素を検出することができ、室温環境での水素のガス漏れを検出する センサー等として使用することができる。なお、白金膜は、室温のみならず、室温を超える温度でも、希土類元素を水素化する触媒機能を有するので、室温を超える温度環境においても水素のガス漏れを検出するセンサー等として使用することができる。

【0033】

図6(A)(B)は本発明の水素センサーの他の一例を示す。図6(B)は図6(A) 中のb - b線における断面を示し、図6(A)(B)において、図5と同一符号は同一ま たは相当する部分を示す。

【0034】

かかる他の一例の水素センサー101では、平面形状が正方形のガラス基板3の主面の 4つのコーナー部に平面形状が正方形の電極4が配置され、該4つの電極4のそれぞれの 一つのコーナー部を覆うように、ガラス基板3の平面サイズよりも小さいサイズの平面形 状が正方形の希土類水素化物金属膜1がガラス基板3の主面の中央に形成され、該希土類 水素化物金属膜1の表面全域が白金膜2で覆われている。電極4は、配線(図示せず)を 介して定電流源電圧計(図示せず)に接続されている。なお、ここでいう「正方形」とは 10

10

20

30

40

、「概観において、正方形を呈する」意味であり、従って、厳密に四辺の長さが同じであ ることや4つの角の角度が全て90°であることは必ずしも要さない。 【0035】

図7は図6の水素センサー101の製造方法とセンサー動作を説明するための図であり、図7(A)~(D)は製造工程を示し、図7(E)は水素センサーにおける希土類水素 化物金属膜が希土類水素化物半導体膜に転化した状態を示す。

【0036】

水素センサー101は、例えば、以下のようにして作製される。まず、非アルカリガラ ス基板等の絶縁性基板3を用意し(図7(A))、電極形成用の所定サイズの孔を開けた ハードマスク(メタルマスク)(図示せず)を装着し、スパッタ法、抵抗加熱蒸着法、E B蒸着法等により、該ハードマスク(メタルマスク)の孔を通して、絶縁性基板3の主面 のコーナー部上に電極用金属を成膜して、電極4を形成する(図7(B))。電極4の形 成後、ハードマスク(メタルマスク)を希土類元素膜形成用の所定サイズの孔を開けたハ ードマスク(メタルマスク)を希土類元素膜形成用の所定サイズの孔を開けたハ ードマスク(メタルマスク)(図示せず)に取り替え、電子ビーム蒸着法、スパッタ法、 抵抗加熱蒸着法等により、該ハードマスク(メタルマスク)の孔を通して、電極4の一部 を覆うように、ガラス基板3の主面の中央部上に希土類元素膜6を成膜し、さらに希土類 元素膜6上に白金膜2を成膜する(図7(C))。そして、このようにして得られた積層 構造物8を、所定時間、水素を含む雰囲気中に置くと、希土類元素膜6が希土類水素化物 金属膜1になり、水素センサー101が完成する(図7(D))。

【 0 0 3 7 】

完成した水素センサー101は水素を含む雰囲気中に置かれると、水素を含む雰囲気が 室温の雰囲気であっても、白金膜2の触媒作用によって希土類水素化物金属膜(二水素化物)1は希土類水素化物半導体(二水素化物)1'に転化して膜の電気抵抗や光学特性が 変化し(図7(E))、この電気抵抗変化及び/または光学特性変化を読み取ることで水 素を検出することができる。

【 0 0 3 8 】

本発明の水素センサーにおいて、絶縁性基板3は、動作の安定性の点から、非アルカリ ガラス基板が好ましい。

【0039】

また、希土類水素化物金属膜1は、動作の安定性の観点から、YH2(イットリウムニ 水素化物)膜、ScH2(スカンジウムニ水素化物)膜、Gd(ガドリニウムニ水素化物)膜等が好ましく、YH2(イットリウムニ水素化物)膜がより好ましい。

【0040】

電極4の材料は特に限定されないが、図5の例の水素センサー100の場合、電極4の 下面に水素を透過させにくいという観点から、電極4には、好ましくは、Au電極や、T a、Auを順次成膜したAu/Ta電極等が使用される。かかるAu/Ta電極はスパッ 夕法でTa、Auを順次成膜したAu/Ta電極がより好ましい。なお、Au/Ta電極 は、図6の例の水素センサー101においても使用できるが、水素センサー101の場合 、電極4は希土類水素化物半導体とオーミックコンタクトが取りやすい低仕事関数の材料 が好ましく、A1電極やMg合金電極が好適である。なお、希土類元素は、低仕事関数で あるものの、センサーを使用する環境では、水素以外の水や酸素等によって劣化が進みや すいため、好ましくない。

[0041]

本発明の水素センサーの大きさは特に限定はされないが、一般的には、平面サイズ(絶縁性基板3の面積)が概ね10~100mm²程度である。希土類水素化物金属膜1の厚 さは、動作速度と耐久性の観点から、200~300nm程度が好ましく、白金膜2の厚 さは、動作速度と、希土類元素の水分や酸素からの保護との両立の観点から、10~40 nm程度が好ましい。

【0042】

図 5 の例の水素センサー100は、その構造から、ハードマスク(メタルマスク)の枚 50

数が少なくなり、製造工程の点で有利であり、図6の例の水素センサー101は、その構 造から、抵抗測定時に白金膜に流れる電流がほとんどなく、感度の点で有利である。 【0043】

(10)

図6の例の水素センサー101の好ましい寸法構成としては、例えば、絶縁性基板3の 平面が一辺が3~10mm程度の正方形、希土類水素化物金属膜1及び白金膜2の平面が 一辺が2~8mm程度の正方形、希土類水素化物金属膜1の厚さが200~300nm程 度、白金膜2の厚さが10~40nm程度、正方形の電極4の平面が一辺が1~7mm程 度の正方形、電極4の厚さが100~400mm程度の構成が挙げられる。

[0044]

平面が正方形の電極4は、正方形の一辺の長さが1mm以上の大きさであることが好ま しい。かかる大きさであれば、上述のハードマスク(メタルマスク)を用いた電極形成が 可能であり、電極形成のためのレジストの塗布及びレジストのパターンニング工程が不要 になり、製造工程を簡略化できる。

【0045】

3.薄膜トランジスター

希土類水素化物半導体の移動度は概して高いことが予想され、非特許文献5に記載の数 値から計算すると、例えば、バルク多結晶YH3の室温での移動度はキャリヤー濃度が1 .9×10¹⁹個cm⁻³の場合、40cm²/Vs程度である。このキャリヤー濃度は 、極めてドナー濃度が高いことを意味し、又、縮退半導体レベルである。逆に言えば、通 常の半導体のキャリヤー濃度ならば100cm²/Vs以上の移動度が期待できる。本発 明者等が得たデータでは、本発明方法で得られる希土類水素化物半導体膜であるYH3膜 の移動度は、キャリヤー濃度1×10¹⁶個cm⁻³の場合、23cm²/Vsであり、 この移動度は、高移動度であることで有名なIGZO膜(インジウム(Indium)、ガリウム (Gallium)、亜鉛(Zinc)及び酸素(Oxygen)から構成されるアモルファス半導体膜)の移 動度よりも高い。

【0046】

近年、有機発光ダイオード(OLED: Organic Light Emitting Diode)に代表される 有機EL(Electro-Luminescence)素子を用いた表示パネル(有機EL表示パネル)では 、低消費電力化、高精細化のための、高移動度薄膜トランジスター(TFT: Thin Film Transistor)が要求されている。また、高移動度TFTのチャネル層(半導体膜)は、有 機EL素子やフレキシブル絶縁性基板として使用するプラスチックシートの熱劣化防止の 観点から、室温プロセスで形成できることが必要である。

【0047】

本発明方法は、前述の通り、室温プロセスで、多結晶の希土類水素化物半導体膜を製造 することができる。従って、本発明方法を利用することで、有機 E L 表示パネルや液晶表 示パネル用のチャネル層が希土類水素化物半導体膜からなる高移動度薄膜トランジスター を、従来のアモルファス薄膜トランジスターとほぼ同様のプロセス温度で作製でき、しか も、ボトムゲート構造の薄膜トランジスターを製造することができる。ボトムゲート構造 は従来のアモルファス薄膜トランジスターにおいて用いられており、ボトムゲート構造の 薄膜トランジスターを製造できることで、従来のプロセスとの整合性もよく、量産性に優 れるメリットがある。

[0048]

図8(A)(B)は本発明方法を利用したチャル層が希土類水素化物半導体膜からなる 薄膜トランジスター(以下、「本発明の薄膜トランジスター」ともいう。)の一例の製造 工程の最終工程(水素を含む雰囲気下での熱処理工程)と最終工程の一つ前の工程を示す 。図において、11は絶縁性基板、12はゲート電極、13はゲート絶縁膜、14は希土 類元素膜、14[']は希土類水素化物膜、15は希土類水素化物半導体(領域)、14は希土 土類水素化物金属(領域)、17はソース電極、18はドレイン電極、19はパッシベー ション膜、20は白金膜、102は薄膜トランジスター、102aは積層構造体を示し、 白抜きの矢印は、水素を含む雰囲気中の水素を示す。 10

20



[0049]

すなわち、本発明の薄膜トランジスターは、該一例の薄膜トランジスター102(図8 (B))から分かるように、絶縁性基板11上にゲート電極12が形成され、ゲート電極 12上にチャル層である希土類水素化物半導体膜(領域)15が形成されたボトムゲート 型の薄膜トランジスターである。

【0050】

該一例の薄膜トランジスター102(図8(B))は、例えば、以下の工程A及び工程 Bを経て製造される。

【0051】

[工程A]

絶縁性基板11上に、ゲート電極12;ゲート電極12を覆うゲート絶縁膜13;ゲート絶縁膜13上に配設される希土類元素膜14;希土類元素膜14上に配設されるソース電極17及びドレイン電極18;希土類元素膜14、ソース電極17及びドレイン電極1
8を覆うパッシベーション膜19;並びにパッシベーション膜19を覆う白金膜20を順次形成して、積層構造体102aを作製する。

【0052】

絶縁性基板11としては、非アルカリガラス基板、石英ガラス基板、プラスチックシート(例えば、ポリメチルメタクリレート、ポリアクリレート、ポリカーボネート、ポリス チレン、ポリエチレンサルファイド、ポリエーテルスルホン、ポリオレフィン、ポリエチ レンテレフタレート、ポリエチレンナフタレート、シクロオレフィンポリマー、ポリエー テルサルホン、ポリビニルフルオライド、エチレン - テトラフルオロエチレンコポリマー 、耐候性ポリプロピレン、透明性ポリイミド、フッ素系ポリマー及び環状オレフィンポリ マーからなる群から選択される1種または2種以上の合成樹脂で形成されたシート等)、 ガラス繊維強化アクリル樹脂シート、ガラス繊維強化ポリカーボネートシート等使用する ことができるが、これらに限定されない。

【0053】

ゲート電極12、ソース電極17及びドレイン電極18には、銀(Ag)、銅(Cu) 、コバルト(Co)、タンタル(Ta)、モリブデン(Mo)、クロム(Cr)、アルミ ニウム(A1)、ニッケル(Ni)、タングステン(W)、白金(Pt)、及びチタン(Ti)等の金属を用いることができる。ただし、ソース電極17及びドレイン電極18は オーミックコンタクトの得やすさから低仕事関数であることが望ましく、かかる観点から タンタル(Ta)、アルミニウム(A1)が好ましい。これらの電極は、真空蒸着法、イ オンプレーティング法、スパッタ法、レーザーアブレーション法、プラズマCVD法、光 CVD法、スクリーン印刷、凸版印刷、インクジェット法等で形成することができるが、 これらに限定されず、この種の電極の公知一般の形成方法を用いることができる。電極金 属のパターニングは、例えば、フォトリソグラフィ法を用いてパターン形成部分に保護膜 を形成し、エッチングにより不要部分を除去して行うことができるが、この方法に限定さ れず、この種の電極形成における公知一般のパターニング方法を用いることができる。

ゲート絶縁層13は、図8(A)(B)に示すように、基板1上の全面に亘って形成す ることができる。ゲート絶縁層13に使用される材料としては、SiO2、SiNX、S iON、Al2O3、Ta2O5、Y2O3、HfO2、HfAlO、ZrO2、TiO 2等の無機材料; PMMA(ポリメチルメタクリレート)等のポリアクリレート; PVA (ポリビニルアルコール); PS(ポリスチレン):透明性ポリイミド; ポリエステル; エポキシ樹脂; ポリビニルフェノール; ポリビニルアルコール等が挙げられるが、これら に限定されるものではない。ゲートリーク電流の抑制のために、ゲート絶縁層13の構成 する絶縁材料の抵抗率は、10¹¹ cm以上が好ましく、10¹⁴ cm以上がより好 ましい。ゲート絶縁層13は、例えば、真空蒸着法、イオンプレーティング法、スパッタ 法、レーザーアブレーション法、プラズマCVD、光CVD法、ホットワイヤーCVD法 等のドライ成膜法や、スピンコート法、ディップコート法、スクリーン印刷法等のウェッ 10

20



ト成膜法にて形成される。

[0055]

希土類元素膜14には、Sc、Y及び元素周期表のランタノイド系のLaからLuまでの15の元素のいずれかを使用する。中でも、Sc、Y、Gd、またはYbが好ましい。 希土類元素膜14は、物理的蒸着法(好ましくはスパッタ法、電子ビーム(EB)蒸着法 等)により形成する。希土類元素膜14の膜厚は、特に限定はされないが、50nm以上 が好ましく、より好ましくは100nm以上であり、量産性の観点から、500nm以下 が好ましく、300nm以下がより好ましい。

[0056]

パッシベーション膜19は特に限定されず、有機EL表示パネルや液晶表示パネル用の 薄膜トランジスターにおける公知のパッシベーション膜を使用でき、例えば、SiO2、 Si3N4、Al2O3、Ta2O5等を挙げることができる。なかでも水素透過性(す なわち、後述の第2工程にて行う、希土類元素膜14のゲート電極12上に位置する部分 を希土類水素化物半導体に転化(水素化)する際の水素選択透過膜である白金膜20を選 択透過した水素を希土類元素膜14まで透過させる水素透過性)の観点から、Ta2O5 が好ましい。

【0057】

白金膜20は、物理的蒸着法(好ましくはスパッタ法、電子ビーム(EB)蒸着法等) により形成する。白金膜20の厚さは、特に限定はされないが、0.5nm以上が好まし く、より好ましくは1nm以上であり、処理時間の観点から、40nm以下が好ましく、 より好ましくは20nm以下である。

20

30

10

【0058】 [工程B]

工程Aを経て得られた、積層構造体102a(図8(A))を水素を含む雰囲気内で熱処理する。この熱処理により、積層構造体の希土類元素膜14は希土類水素化物膜14'になり、希土類水素化物膜14'のゲート電極17上に位置する部分は希土類水素化物半導体(領域)15となり、ソース電極17とドレイン電極18の下にある部分は希土類水 素化物金属(領域)16となり、希土類水素化物膜14'の希土類水素化物半導体(領域))15をチャネル層とする薄膜トランジスター102が得られる(図8(B))。 【0059】

かかる工程Bは、本発明方法における、希土類元素膜上に白金膜が形成された積層膜の 水素を含む雰囲気下での熱処理であり、詳細な処理条件、設備(条件)等は、前述の通り である。好ましくは水素を含む雰囲気は爆発限界以下の水素を有する雰囲気であり(例え ば、水素3体積%とアルゴンガス97体積%の混合ガス雰囲気が挙げられる。)、熱処理 の温度は室温か、或いは、室温よりも高い場合でも350 以下である。 【0060】

図9は本発明の薄膜トランジスターの他の一例を示し、図9(A)は薄膜トランジスターの平面を示し、図9(B)は図9(A)中のb-b線における断面を示す。図9(A) (B)において、図8(A)(B)と同一符号は同一または相当する部分を示し、103 aは積層構造体、103は薄膜トランジスターを示す。

【0061】

該他の一例の薄膜トランジスター103は、図8に示す薄膜トランジスター102に比べて構造を簡略化しており、本発明の薄膜トランジスターにおいて、最も製造プロセスが 簡単になる薄膜トランジスターである。該他の一例の薄膜トランジスター103(図9(A)(B))は、以下の工程Cを経て製造される。

【0062】

[工程C]

図10(A)~(D)及び図11(A)(B)は薄膜トランジスター103の製造工程 を示し、図9(A)及び図9(B)と同一符号は同一または相当する部分を示し、21は レジストを示す。

(12)

50

[0063]

絶縁性基板11上に、例えば、タンタル(Ta)からなるゲート電極12を形成した後 (図10(A))、例えば、SiO2からなるゲート絶縁膜13を形成する(図10(B))。その後、ゲート絶縁膜13上にソース電極17及びドレイン電極18は、低仕事関数であること 図10(C))。なお、ソース電極17及びドレイン電極18は、低仕事関数であること が望ましく、例えば、タンタル(Ta)やアルミニウム(A1)等で形成するのが好まし い。また、タンタル(Ta)やアルミニウム(A1)よりも、より低い仕事関数の材料で ある、マグネシウム合金や希土類元素でソース電極17及びドレイン電極18を形成して もよい。希土類元素の中では、酸化しにくいイットリウム(Y)、スカンジウム(Sc) 、ガドリニウム(Gd)等が好適である。

(13)

【0064】

希土類元素によりソース電極17及びドレイン電極18を形成する場合は、後述のイッ テルビウム(Yb)からなる希土類元素膜14を水素化する工程で、イットリウム(Y) 、スカンジウム(Sc)またはガドリニウム(Gd)の水素化物半導体が形成されないよ うな条件を選ぶ必要がある。例えば、イッテルビウム(Yb)膜を抵抗加熱蒸着法で29 0nm形成し、その上面に白金を10nm成膜し、3%水素+97%アルゴン雰囲気下、 200、30分で処理した場合、YbH2の半導体になり、ガドリニウム(Gd)をス パッタ法で280nm成膜、その上面に白金を20nm成膜し、同じ雰囲気下及び処理条 件(即ち、3%水素+97%アルゴン雰囲気下、200、30分)で熱処理を行うと、 GdH2の金属になった。従って、ソース電極17及びドレイン電極18として、ガドリ ニウム(Gd)をスパッタ法で成膜して、希土類膜14としてイッテルビウム(Yb)を 蒸着法で成膜すれば、電極17、18が水素化物半導体にならない条件下で希土類膜14 を半導体化することが可能である。

[0065]

ソース電極17及びドレイン電極18の形成後、レジスト21を塗布し、チャネル層を 得るための希土類元素膜を形成すべき領域のレジスト21を除去する。即ち、ゲート絶縁 膜13上のソース電極17及びドレイン電極18とこれら周辺部を覆う領域のレジストを 除去する。その後、イッテルビウム(Yb)からなる希土類元素膜14を200(nm) 成膜し、該希土類元素膜14上に白金膜20膜を10(nm)成膜し(図10(D))、 レジスト21を除去すると、ゲート絶縁膜13上にチャンネル層形成のための希土類元素 膜(イッテルビウム(Yb)膜)14と白金膜20が残り、積層構造体103aが得られ る(図11(A))。

【0066】

以上の、絶縁性基板11上に、ゲート電極12、ゲート電極12を覆うゲート絶縁膜1 3、ゲート絶縁膜13上に配設されるソース電極17及びドレイン電極18を順次形成後 、ゲート絶縁膜12上の、ソース電極17、ドレイン電極18及びこれら電極とその周辺 部のみを覆う希土類元素膜(イッテルビウム膜)14、並びに、希土類元素膜(イッテル ビウム膜)14を被覆する白金膜20を順次形成する工程(工程C)は、前述の薄膜トラ ンジスター102の製造における、絶縁性基板11上に希土類元素膜14と水素選択透過 膜(白金膜)20を含む積層膜を有する積層構造体を得る工程Aに相当する。 【0067】

その後、上記の工程Cを経て得られた積層構造体103aを、爆発限界以下の水素を有 する雰囲気(例えば、水素3体積%とアルゴンガス97体積%の混合ガス)中に置くこと で、イッテルビウム(Yb)からなる希土類元素膜14はイッテルビウム(Yb)がイッ テルビウム二水素化物(YbH₂)に水素化した半導体膜15になり、薄膜トランジスタ -103が得られる。

[0068]

なお、かかる他の一例の薄膜トランジスター103では、一見、白金膜20の存在により、ソース電気17 - ドレイン電極18間でショートが発生するように見えるが、白金の 仕事関数は5.7eVと大きく、一方、イッテルビウム(Yb)の仕事関数は2.6eV 10

[0069]

以下、実施例および比較例を挙げて本発明をより具体的に説明するが、本発明は以下の 実施例等によって制限を受けるものではなく、上記・下記の趣旨に適合し得る範囲で適当 に変更を加えて実施することも勿論可能であり、それらはいずれも本発明の技術的範囲に 包含される。

[0070]

(実施例1)

試料作製

石英ガラス基板(厚さ0.5mm)上に厚さ400nmのY膜及び厚さ20nmのPt 膜を順次成膜して試料(試料1:Pt(20nm)/Y(400nm)/石英ガラス基板 の積層体)を作製した。Pt膜及びTi膜の成膜はEB蒸着装置で行った。

[0071]

水素化処理 1

アニール炉として真空引き後ガス置換が可能な赤外アニール炉を使用し、3体積%H² +97体積%Arの水素を含む雰囲気下、室温、100、200、325 でそれぞれ熱処理をした。なお、室温での熱処理は、アニール炉内に試料1をセットし、真空引きし(炉内圧力:5×10⁴Pa)、水素3体積%とアルゴンガス97体積%の混合ガスを15分間流した。100、200、325 での熱処理は、アニール炉を真空引きし(炉内圧力:5×10⁴Pa)、水素3体積%とアルゴンガス97体積%の混合ガスを流しながら、予備加熱を10分行った後、試料1をセットし、真空引きし(炉内圧力:5×10⁴Pa)、炉内温度を100、200 または325 に設定し、水素3体積%とアルゴンガス97体積%の混合ガスを15分間流した。

【0072】

水素化処理 2

アニール炉内(炉内温度:室温)に試料1をセットし、真空引きし(炉内圧力:5×1 0⁻⁻⁴ Pa)、水素3体積%とアルゴンガス97体積%の混合ガスを90秒間流した。

【0073】

(比較例1)

P t 膜(20 n m)をT i 膜(20 n m)に変更した以外は実施例1と同様にして試料 (試料2:Ti(20 n m) / Y(400 n m) / 石英ガラス基板)を作製し、実施例1 の水素化処理1、2と同様の水素化処理を行った。

【0074】

(比較例2)

P t 膜(20 n m)をA u 膜(20 n m)に変更した以外は実施例1と同様にして試料 (試料3:Au(20 n m) / Y(400 n m) / 石英ガラス基板)を作製し、実施例1 の水素化処理1、2と同様の水素化処理を行った。

【0075】

(比較例3)

P t 膜(20 n m)をN i 膜(20 n m)に変更した以外は実施例1と同様にして試料 (試料4:Ni(20 n m)/Y(400 n m)/石英ガラス基板)を作製し、実施例1 の水素化処理1、2と同様の水素化処理を行った。なお、試料4は非特許文献4に記載の 既存結果との比較用試料である。

【0076】

20

10

RT

100°C

X線回折装置により、実施例1および比較例1~3に係る試料1~4の水素化処理1、 2後のY膜のX線結晶構造解析を行った。図1~4は試料1~4のそれぞれのX線回折チャートである。

【0077】

図2から試料4(Ni(20nm)/Y(400nm)/石英ガラス基板)では、室温 や100 では、半導体相であるYH₃膜はほとんど形成されず、200 以上でYH₃ 膜が形成され、半導体相であるYH₃膜の形成温度は、非特許文献4に記載の既存結果に 比べると高いことがわかる。

【0078】

図 3 の試料 2 (Ti(20nm)/Y(400nm)/石英ガラス基板)ではTiの拡 散のためか、 Y 膜の回折ピーク強度が小さくなった。

【0079】

図4の試料3(Au(20nm)/Y(400nm)/石英ガラス基板)では半導体相 であるYH3膜のみならず金属相であるYH2膜の形成も確認されなかった。ただし、Y (002)面が低角度側にシフトしており、これがY膜への水素進入が原因であるなら、 水素分子は表面で分解、透過しているものと推察される。

【0080】

実施例1の図1の試料1(Pt(20nm)/Y(400nm)/石英ガラス基板)で は、室温で半導体相であるYH₃膜が確認される。

[0081]

以上の結果と非特許文献4の既存結果とから、室温(RT)と100 での半導体相で あるYH₃膜の形成されやすさ比較したものが下記の表1である。

【0082】

【表1】

水素選択透過膜(触媒膜) (20nm)

		なし	Ρd	Pd/Ni	N i	Тi	Au	Ρt
半導体	ΥΗ ₃	×	×	Δ	×	×	×	0

水素選択透過膜(触媒膜)(20nm)

		なし	Ρd	Pd/Ni	Ni	ті	Au	Ρt
半導体	ΥΗ ₃	×	×	0	×	×	×	0

【0083】

(実施例2)

<u>水素センサー</u>

先ず、平面が6mm×6mmの正方形で、厚さが0.5mmの非アルカリガラス基板の 主面の4つのコーナー部に2mm角(平面サイスが2mm×2mmの正方形)の大きさの Au/Ta電極(Au膜:100nm、Ta膜:50nm)を形成した。この電極は、レ ジストを使用したパターンニングを行う必要なく、2mm角の大きさの孔を開けたハード マスク(メタルマスク)を基板に装着し、Au膜とTa膜をスパッタ法で順次成膜するこ とにより簡単に形成できた。次に、この電極形成に使用したハードマスク(メタルマスク)を外し、4mm角(平面サイスが4mm×4mmの正方形)の孔を開けたハードマスク (メタルマスク)を基板に装着し、4mm角(平面サイスが4mm×4mmの正方形)の 厚さが400nmのY膜を成膜し、その上面に4mm角(平面サイスが4mm×4mmの 正方形)のPt膜を20nm成膜して、Pt(20nm)/Y(400nm)の積層膜を 得た。かかるY膜とPt膜の成膜は、電子ビーム蒸着法により、真空中での連続成膜によ り行った。こうして得られた積層構造物を、90秒間、水素3体積%とアルゴンガス97 体積%の混合ガス雰囲気(室温)下に置くことで、Y膜を水素化し、図6(A)(B)に

(15)

示す構造の水素センサーを完成させた。

【0084】

図12は、上記のPt(20nm)/Y(400nm)積層膜を、3体積%H₂+97 体積%Ar雰囲気下、室温で、90秒処理した後のY膜のX線回折チャートである。金属 相であるYH₂が主体であり、半導体相であるYH₃が少なく、希土類水素化物金属膜で あることが分かる。

【 0 0 8 5 】

(実施例3)

薄膜トランジスター

石英ガラス基板(厚さ0.5mm)上に厚さ290nmのYb膜及び厚さ10nmのP t膜を順次成膜して試料(試料1:Pt(10nm)/Yb(290nm)/石英ガラス 基板(500nm)を作製した。その後、アニール炉として真空引き後ガス置換が可能な 赤外アニール炉を使用し、水素3体積%とアルゴンガス97体積%の混合ガス雰囲気下、 室温、100、200、250 でそれぞれ熱処理をした。図13は該試料1のX線 回折の結果を処理前の結果と共に示す。室温にてイッテルビウム二水素化物(YbH2) が得られ、水素の抜けは無く、安定な構造となっていた。従って、室温プロセスで、絶縁 性基板上に、薄膜トランジスターのチャネル層となる希土類水素化物半導体膜を形成でき ることが確認できた。

- 【符号の説明】
- [0086]
 - 1 希土類水素化物金属膜
 - 2 白金膜
 - 3 絶縁性基板
 - 4 電極
 - 5 配線
 - 11 絶縁性基板
 - 12 ゲート電極
 - 13 ゲート絶縁膜
 - 14 希土類元素膜
 - 14' 希土類水素化物膜
 - 15 希土類水素化物半導体(領域)
 - 16 希土類水素化物金属(領域)
 - 17 ソース電極
 - 18 ドレイン電極
 - 19 パッシベーション膜
 - 20 白金膜
 - 100 水素センサー
 - 101 スピン流変換素子
 - 102 薄膜トタンジスター



各温度での水素化後Ni/YのXRD測定結果





【図5】



【図6】 (A)



(B)



19

4

13

11



















【図9】



(B)







【図11】















100 200 300 400 500 H₂ Reaction temperature (°C)





フロントページの続き

(74)代理人	100121212
	弁理士 田村 弥栄子
(74)代理人	100174296
	弁理士 當麻 博文
(74)代理人	100137729
	弁理士 赤井 厚子
(74)代理人	100151301
	弁理士 · 戸崎 · 富哉
(72)発明者	中村修
	岡山県岡山市北区理大町1番1号 岡山理科大学 研究・社会連携センター内
(72)発明者	酒井 政道
	埼玉県さいたま市桜区下大久保255 埼玉大学 理工学研究科 物質科学部門内
(72)発明者	坂井 琢磨
	埼玉県さいたま市桜区下大久保255 埼玉大学 理工学研究科 物質科学部門内
(72)発明者	吉澤、輝
	埼玉県さいたま市桜区下大久保255 埼玉大学 理工学研究科 物質科学部門内
(72)発明者	花尻 達郎
	埼玉県川越市鯨井2100 東洋大学 バイオ・ナノエレクトロニクス研究センター内
(72)発明者	中島 義賢
	埼玉県川越市鯨井2100 東洋大学 バイオ・ナノエレクトロニクス研究センター内
(72)発明者	徳田 正秀
	埼玉県川越市鯨井2100 東洋大学 バイオ・ナノエレクトロニクス研究センター内
(72)発明者	藤井・泰彦
	埼玉県川越市鯨井2100 東洋大学 バイオ・ナノエレクトロニクス研究センター内

審查官 脇水 佳弘

(56)参考文献 国際公開第2010/010802(WO,A1) 国際公開第2004/077672(WO,A1) 特開2004-279669(JP,A) 特開2007-039283(JP,A) 特開2010-165922(JP,A) 特開2000-077672(JP,A) 特開2000-077672(JP,A) 特開2015-065282(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L	29/786
H 0 1 L	21/477
H 0 1 L	21/336